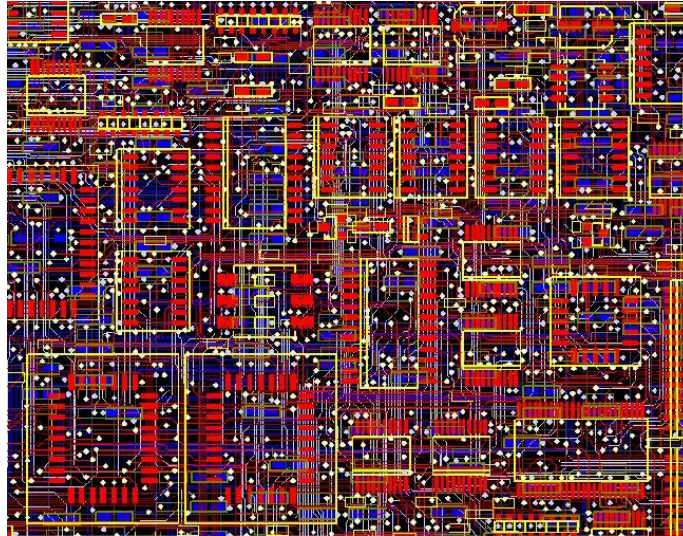


# Leiterplatten-Layout-Tutorial



von David L. Jones

Verwendung und Übersetzung ins Deutsche mit freundlicher Genehmigung des Autors.  
Übersetzt durch Ing.- Büro Friedrich (IBF), Eichenzell

IBF ist Hersteller der Leiterplatten-Layout-CAD Software  
**TARGET 3001!**  
[www.target-3001.com](http://www.target-3001.com)

Vorbemerkung des Übersetzers: Dieses Tutorial ist in Australien entstanden und gibt demgemäß die Verhältnisse in Australien wieder. Im Original kann es über das unten angegebene Link erreicht werden.

Copyright© 2004 David L. Jones

Email: [david@alternatezone.com](mailto:david@alternatezone.com)

**Revision A** - June 29th 2004

Die letzte Version (english) dieses Tutorials finden Sie unter [www.alternatezone.com](http://www.alternatezone.com)

### Inhalt:

- 12.1 Einführung
- 12.2 Bauteilplatzierung und Layout
- 12.3 Andere Lagen (Layer)
- 12.4 Leiterplattenherstellung

## 12.1 Einführung

Sie haben Ihre Schaltung entworfen, vielleicht einen Prototypen auf einer Steckplatte entwickelt und nun wollen Sie Ihr Werk in eine schöne Leiterplatte verwandeln. Für einige Entwickler ist das Leiterplattendesign lediglich eine normale und einfache Zusatzaufgabe im Rahmen des Entwicklungsprozesses. Aber für viele andere kann das Leiterplattenlayout und -design eine überaus entmutigende Zusatzaufgabe sein. Es gibt sehr erfahrene Schaltungsentwickler, die nur sehr wenig über Leiterplattendesign (PCB-Design, PCB = **Printed Circuit Board**, was soviel heist wie "Gedruckte Schaltung auf einer Platte". Anm. d. Übers.) wissen und die die ganze Sache spezialisierten ""Experten" im Leiterplattendesign überlassen. Viele Unternehmungen haben für solche Aufgaben ihre eigenen Leiterplatten-Entwicklungsabteilungen. Dies überrascht wenig wenn man bedenkt, dass es eines umfassenden Wissens und großen Talents bedarf, hunderte von Bauteilen und tausende von Leiterbahnen in ein kompliziertes, "kunstvolles" Design zu verwandeln, das einer Fülle physikalischer und elektrischer Anforderungen genügen muss.

Sauberes PCB Design ist allzu oft integraler Bestandteil einer guten Elektronikentwicklung. In vielen Designs (high speed digital, low level analog oder HF, um nur einige zu nennen) entscheidet das PCB-Layout über das Funktionieren der Schaltung sowie das gesamte elektrische Verhalten der Schaltung. Dabei muss immer berücksichtigt werden, dass Leiterbahnen selbst einen Widerstand, Induktivität und Kapazität haben, genau wie die Schaltung selbst.

Dieser Artikel ist dazu gedacht, einige der Mysterien des Leiterplattendesigns aufzuhellen. Er gibt Hilfen und Faustregeln, wie Sie Ihre Leiterplatte professionell layouten. Es ist nahezu unmöglich, Leiterplattenlayout zu "lehren". Es gibt zwar viele Grundregeln und gute Ratschläge, denen man folgen sollte, dennoch ist Leiterplattenlayout ein höchst individueller und kreativer Prozess. Es ist ungefähr so, als wollte man jemanden lehren, ein Bild zu malen. Jeder wird dabei seinen eigenen, unverwechselbaren Stil entwickeln wobei wiederum anderen oft jeglicher kreative Flair abgeht.

Manche Leiterplattendesigner betrachten ihre Arbeit tatsächlich als Kunst, die wegen ihrer Schönheit und Eleganz bestaunt wird, frei nach dem Motto: "Wenn es gut aussieht, wird es auch gut funktionieren".

Auf geht's...

### 12.1.1 In alter Zeit

In Zeiten vor **Computer Aided Design (CAD)** wurde das Leiterplattenlayout unter Verwendung von Klebeband, selbstklebenden (Rubbel-) Symbolen und durchsichtigen Folien von Hand erstellt . Viele Stunden brachte man zu, gebeugt über einer fluoreszierenden Belichtungsbox, schneidend, klebend, platzierend, wieder entfernend, "routend" von Hand eben. "Bishop Graphics", "Letraset" und "Dalo-Stifte" wecken schöne und weniger schöne Erinnerungen.

Diese Zeiten sind nun wirklich vorbei, computergestütztes Leiterplattendesign hat die alte Technik sowohl für den Hobbyisten als auch den professionellen Elektroniker komplett abgelöst. CAD-Programme erlauben äußerste Flexibilität in Bearbeitung und Design gegenüber der traditionellen Technik. Was früher Stunden dauerte, geht heute in Sekunden.

### 12.1.2 Leiterplatten Entwicklungswerkzeuge (CAD Systeme)

Es gibt viele Leiterplatten Entwicklungswerkzeuge (CAD Systeme) am Markt, wenige sind freeware, shareware oder bauteil-limitierte Vollversionen. Protel ist der Industriestandard in Australien. Professionelle Anwender benutzen die teure, high end Windows Version 99SE, und DXP. Hobbyisten benutzen die exzellente Freeware DOS-Version von Protel AutoTrax, die vorzeiten die high end Lösung erster Wahl in Australien war. Diese Software hat nichts zu tun mit einer anderen Windows-Software, die zu aller Verwirrung ebenfalls AutoTrax EDA heißt. Diese steht aber in keinem Bezug zur genannten Protel-Software.

Dieser Artikel nimmt keinen Bezug auf eine bestimmte Software, so dass die Informationen auf alle erhältlichen Systeme übertragen werden können. Dennoch gibt es eine deutliche Ausnahme: Ein System, das nur über ein Layout Tool, also kein Schaltplanmodul verfügt, wird professionelles Arbeiten, wie wir es verstehen wollen, sehr stark begrenzen. Viele der fortgeschrittenen Techniken, die im weiteren beschrieben werden, erfordern den Zugang zu einem kompatiblen Schaltplan Editor. Dies wird erklärt, wenn erforderlich.

### 12.1.3 Standards

Es gibt Industriestandards für nahezu jeden Aspekt der Leiterplattenentwicklung. Diese Standards werden vom IPC (Institute for Interconnecting and Packaging Electronic Circuits) überwacht ([www.ipc.org](http://www.ipc.org)). Es gibt Standards für die Herstellung, Testung und was immer man außerdem gebrauchen könnte. Das Hauptdokument, das das Leiterplattendesign betrifft, ist IPC-2221, die "Basisrichtlinie für das Leiterplattendesign" (Generic Standard on Printed Board Design). Dieser Standard hat den alten IPC-D-275 (auch Military Std 275 genannt) abgelöst, welcher im letzten halben Jahrhundert benutzt wurde. Zwar gibt es lokale Standards in verschiedenen Ländern aber im Großen und Ganzen sind die IPC-Standards die weltweit akzeptierten Industriestandards.

"Printed Circuit Boards" sind auch unter der Bezeichnung "Printed Wiring Boards" (wire=Draht) oder einfach nur Printed Boards bekannt. Aber in diesem Artikel bleiben wir bei dem weiter verbreiteten Begriff PCB (dieser Hinweis bezieht sich auf den englischen Sprachgebrauch. Wir verwenden den Ausdruck "Leiterplatte". Anm.d.Übers.).

### 12.1.4 Der Schaltplan

Bevor Sie mit dem Leiterplattenlayout beginnen MÜSSEN Sie einen vollständigen und akkuraten Schaltplan entworfen haben. Viele Leute stürzen sich gleich auf das Leiterplattendesign mit nichts weiter außer der Schaltung im Kopf oder einem Schaltplan auf losen Notizzetteln, mit keinen Anschlussnummern und keinerlei Ordnung. Dies reicht nicht! Wenn Sie keinen akkuraten Schaltplan haben, wird Ihre Leiterplattenprojekt höchstwahrscheinlich ziemlich chaotisch enden und Ihr Zeitbedarf ist doppelt so hoch als nötig.

"Wenn man Müll reinsteckt, kommt Müll raus" - diese Einsicht gilt auch für das Leiterplattendesign. Ein Leiterplattendesign ist eine industriell gefertigte Version Ihres Schaltplans. Folglich wird das Layout auch ganz wesentlich von Ihrem Schaltplanentwurf beeinflusst sein. Wenn Ihr Schaltplan gekonnt aufgebaut, logisch und klar strukturiert ist, dann macht dieses Ihr Leiterplattenlayout viel einfacher.

Gewöhnen Sie sich an, Signale von Ihrem Eingang links nach ihrem Ausgang rechts fließen zu lassen. Elektrisch wichtige Bereiche müssen korrekt in der Form gezeichnet werden, wie sie der Layouter auf der Leiterplatte später zu realisieren hat. Platzieren Sie zum Beispiel Überbrückungskondensatoren neben die Bauteile, für die sie gedacht sind.

Kleine Hinweise auf dem Schaltplan, die für den Layoutprozess unterstützend wirken, sind sehr hilfreich. Zum Beispiel: "Dieser Pin braucht eine GND-Ummantelung!" Dies sagt der Person, die später das Layout zu erstellen hat, welche Maßnahmen zu treffen sind.

Selbst wenn Sie es sind, der die Schaltung entworfen und den Schaltplan gezeichnet hat - diese Hinweise dienen nicht nur Ihnen als Gedächtnisstütze, sondern auch denen, die den Entwurf kontrollieren. Sie sollten wirklich immer Ihr Leiterplattenlayout im Hinterkopf haben, wenn Sie den Schaltplan zeichnen.

Gutes Schaltplanzeichnen ist allerdings ein Thema für sich und übersteigt den Umfang dieses Artikels.

## Kapitel 12: Leiterplatten-Layout-Tutorial

### 12.1.5 Zöllig oder metrisch?

Eine wichtige Frage im Leiterplattendesign ist "welche Maßeinheiten sollen verwendet werden und wie sind deren allgemeine Terminologien?", denn die können sehr verwirrend sein.

Jeder erfahrene Leiterplattenentwickler wird Ihnen raten auf jeden Fall Zoll-Einheiten (Inch) im Leiterplattendesign zu verwenden. Das hat nichts mit Nostalgie zu tun. Der Großteil elektronischer Bauteile wurden und werden mit zölligem Pin-Abstand produziert. Hier sollten wir nun nicht trotzig weden und nichts anderes außer metrischen Einheiten verwenden wollen. Metrische Maßeinheiten machen das Layout der Leiterplatte sehr viel schwieriger und bereiten viel mehr Durcheinander. Wenn Sie also noch jung sind und im "Metrischen Zeitalter" aufgewachsen sind, dann sind Sie gut beraten zu lernen, was es mit Inch auf sich hat und wie man korrekt umrechnet.

Eine althergebrachte Redewendung im Leiterplatten design heißt "thou shall use thous" ("du sollst thous verwenden"). Das verwirrt, wenn man nicht weiß was ein "thou" ist. Ein thou ist 1/1000 Zoll und wird in der Leiterplattenfertigung im allgemeinen überall verwendet. Sagen Sie "Abstand 10 thou" und "Rastermaß 25 thou" - man wird Sie sofort als Profi erkennen.

Da wir nun verstanden haben was ein thou ist, kommt eine neue Fußangel ins Spiel nämlich der Ausdruck "mil" (oder "mils"). 1 mil entspricht einem thou und darf NICHT verwechselt werden mit Millimeter (mm), was (im englischen Sprachgebrauch, Anm.d.Übers.) oft ebenfalls als "mil" bezeichnet wird. Der Ausdruck "mil" kommt daher, dass ein thou nämlich einem milli-Zoll entspricht. Es ist empfehlenswert, die Verwendung des Begriffes "mil" zu vermeiden und stattdessen "thou" zu verwenden. Dies ist weniger verwirrend, wenn man mit diesen metrisierten Nicht-Leiterplatten-Leuten spricht.

Einige Leiterplattendesigner werden Ihnen empfehlen die metrischen Millimeter im Leiterplatten Metier ÜBERHAUPT NICHT zu verwenden. In der Praxis werden Sie dennoch das imperiale Zoll (thous) sowie die metrischen Millimeter (mm) verwenden. Also welche Einheit wählen Sie für was?

Generell verwenden Sie thous für Leiterbahnen, Lötfüßchen (Pads), Abstände und Rastermaße, Dinge also, die in die Welt des "Design und Layout" betreffen. Verwenden Sie mm für Aspekte der mechanischen Behandlung der Leiterplatte also Bohrlöcher und Umriss. Sie werden feststellen, dass viele Leiterplattenhersteller dieser Grundregel folgen, insbesondere, wenn Sie Ihnen Details für ein Angebot zur Herstellung abverlangen. Viele Hersteller verwenden metrische Bohrer-Maße. Wenn man hier also zöllig hantiert, kann es leicht zu Fehlern kommen.

Um die Verwirrung weiter zu treiben - es gibt viele Bauteile (z.B. neue SMD Bauteile), die metrische Abmessungen und Pin-Abstände haben. Sie müssen also oft Gehäuse zeichnen, die metrisches Rastermaß und metrische Pad-Größen haben. Viele Datenblätter haben ebenfalls metrische Angaben, obwohl das Bauteil ursprünglich auf Basis eines zölligen Rastermaßes hergestellt (entwickelt) wurde. Wenn Sie also "krumme" metrische Zahlen sehen (z.B. 1,27mm), dann seien Sie gewiß: dahinter verbirgt sich ein schönes gerades Zollmaß. In diesem Fall entsprechen 1,27mm genau 50thou.

Was immer Sie auch mit Leiterplattenentwicklung zu tun haben werden - werden Sie Experte im Umrechnen! Um Ihnen das Leben zu erleichtern bieten viele CAD Layoutsysteme einen "HotKey" der Ihnen einen Konverter eröffnet. Es ist empfehlenswert, sich einige Entsprechungen einzuprägen, z.B. **100 thou (0.1 inch) = 2.54mm, und 200 thou (0.2 inch) = 5.08mm** etc.

Werte über 100 thou werden oft in inch statt in thous ausgedrückt. Also 0,2 inch ist gebräuchlicher als 200thou.

Ein Inch ist gemeinhin auch bekannt als ein "pitch". Man hört oft Ausdrücke wie: 0,1inch pitch oder einfacher 0,1pitch wobei "inch" einfach weggelassen wird. Dies ist oft gebräuchlich für den Abstand der Anschlussbeinchen von Bauteilen.

Die Größe 100 thou ist eine gute Basis für alle Aspekte des Leiterplattendesigns und ein bei einer Fülle von Bauteilen sind die Anschluss-Abstände als Vielfaches oder als Bruchteil dieses Basis-Wertes angegeben. 50 und 200 thou sind die am weitest verbreiteten.

Zusammen mit dem Rest der Welt wurden die IPC-Standards irgendwann metrisiert und verweisen nur noch von Fall zu Fall auf Zollmaße. Allerdings hat dies die Leiterplattenindustrie nicht gerade umgestimmt. Alte Gewohnheiten werden ungern aufgegeben und die Einheit "Zoll" überwiegt an vielen Stellen in der Praxis.

### 12.1.6 Arbeiten mit einem Rastermaß

Die zweite wichtige Regel beim Leiterplattendesign (und die von Anfängern oft ignoriert wird) ist die Zugrundelegung eines festen Rastermaßes. Es wird auch oft "snap grid" (grid=Gitter) genannt, da der Mauszeiger beim Layouten auf den Rasterpunkten einschnappt. Nicht irgendein Rastermaß wohlgermerkt, allerdings eher ein grobes. 100thou ist ein Standard-Rastermaß für einfach durchkontaktierte Layouts, 50thou ist ein Standard-Rastermaß für das Leiterbahn-Ziehen, wenn man Leiterbahnen zwischen Durchkontaktierungen hindurch legen will. Für feineres Arbeiten nehmen Sie ein Raster von 25thou oder kleiner. Viele Designer schwören auf die Vorzüge eines 20thou Rasters - in der praktischen Anwendung kommt man aber mit einem 25thou Raster z.B. mittig durch Lötfüßchen mit einem Rastermaß von 50thou hindurch.

Warum ist ein grobes Rastermaß so wichtig? Es ist wichtig, weil es hilft, die Bauteile ordentlich und symmetrisch anzuordnen; ästhetisch ansprechend, wenn Sie so wollen. Aber es geht nicht nur um Schönheit sondern vor allem darum, dass zukünftiges Editieren, Ziehen, Umverlegen und Ausrichten von Leiterbahnen, Bauteilen und Blöcken wesentlich einfacher vonstatten geht, vor allem wenn Ihr Projekt an Größe und Komplexität gewinnt.

Ein schlechtes, amateurhaftes Leiterplattendesign kann man sofort daran erkennen, dass Leiterbahnen nicht exakt mittig in die Pads eintreffen, kleine Leiterbahnstücke eingefügt sind um Lücken zu schließen u.s.w. Dies rührt daher, dass "snap on grid" nicht effizient genug eingesetzt wurde.

Gute Leiterplatten-Layout Erfahrungen zeigen: Beginnen Sie mit einem eher groben Raster von 50thou und reduzieren Sie es sukzessive, sobald es auf Ihrer Platine eng wird. Gehen Sie runter auf 25thou und weiter auf 10thou für feineres Routen und Platzieren, falls erforderlich. Damit sind etwa 99% aller Layouterfordernisse abgedeckt. Achten Sie darauf, dass feinere Rastermaße immer einen graden Bruchteil des 100thou Standards darstellen, also 50, 25, 20, 10 oder 5thou. Nehmen Sie nichts anderes, Sie würden es bereuen.

Ein gutes Leiterplatten Layout-System verfügt über geeignete Hotkeys oder Makros, mit denen Sie zwischen geeigneten Rastermaßen hin und her schalten können, denn Sie werden es oft benötigen.

Es gibt zwei Arten von Rastern in Layout Systemen, das "snap grid" wie beschrieben und ein sichtbares Raster. Das sichtbare Raster ist ein zuschaltbares Bildschirm-Raster, in durchgezogener Linie, gestrichelt oder gepunktet. Es wird auf dem Bildschirm im Hintergrund angezeigt und hilft sehr beim Aufbau von Bauteilen und Leiterbahnen. Sie können das "snap grid" und das sichtbare Raster auf unterschiedliche Maßeinheiten einstellen (metrisch oder zöllig), dies ist oft sehr hilfreich. Viele Designer bevorzugen ein sichtbares Raster von 100thou und weichen nur selten davon ab.

Manche Programme haben auch ein "elektrisches" Raster. Es ist nicht sichtbar aber der Mauszeiger rastet mittig auf elektrischen Objekten, wie Pads und Leiterbahnen ein, sobald der Mauszeiger nahe genug heran kommt. Das ist überaus hilfreich beim manuellen Routen sowie beim Bearbeiten und Verschieben von Objekten. Ein letzter Rastertyp ist das "Bauteile"-Raster. Es arbeitet ähnlich wie das "snap grid" ist aber nur für das Platzieren von Bauteilen gedacht. Man kann damit Bauteile in einem anderen Rastermaß ausrichten. Stellen Sie dieses auf ein Vielfaches Ihres "snap grids" ein.

Wenn Sie mit Ihrem ersten Layout beginnen, werden Sie "snap grids" möglicherweise belustigen, da Sie den Mauszeiger nur in Schritten bewegen können. Gewöhnliche Zeichenprogramme reagieren anders. Sie werden sich schnell daran gewöhnen, und Ihre Designs kommen schneller in die Nähe dessen, was man als "ordentlich" und "professionell" bezeichnen würde.

## Kapitel 12: Leiterplatten-Layout-Tutorial

### 12.1.7 Die Arbeit "von oben"

Wenn Sie eine Leiterplatte layouten, dann schauen Sie immer von oben auf die Leiterplatte und durch alle Lagen hindurch, als wären sie transparent. So funktionieren alle Layout-Systeme. Sie werden sich Ihre Leiterplatte höchstens aus Gründen der Fertigung oder Testung von unten anschauen. Diese "Durchblick"-Methode erfordert, dass Sie sich daran gewöhnen müssen, beispielsweise Text, der auf der Unterseite erscheinen soll, gespiegelt zu sehen.

### 12.1.8 Leiterbahnen

Es gibt keine empfohlenen Standards für Leiterbahnbreiten. Welche Leiterbahnbreiten sie verwenden, hängt von den elektrischen Erfordernissen des Designs, dem Platz/Raum für das Routen, den Leiterbahnabständen und natürlich Ihren persönlichen Vorlieben ab. Jedes Projekt wird eine Vielzahl unterschiedlicher elektrischer Notwendigkeiten haben, die sich dann unterschiedlich im Design auswirken.

Alle, sogar schon die eher unkritischen Projekte, werden eine Mixtur von Leiterbahnbreiten erfordern. Grundsätzlich gilt: je breiter die Leiterbahn, umso besser. Breite Leiterbahnen haben einen niedrigen Gleichstrom-Widerstand, eine niedrigere Induktivität, können leichter und billiger hergestellt werden und sind leichter zu prüfen und zu überarbeiten.

Die untere Grenze Ihrer Leiterbahnbreite ist abhängig von den Leiterbahnbreiten/-abständen, die Ihr Hersteller produzieren kann. Beispiel: ein Leiterplattenhersteller gibt Ihnen diesbezüglich eine 10/8 Breite/Abstand Konstellation an. Das bedeutet, dass Leiterbahnen nicht kleiner als 10thou sein dürfen und der Abstand zwischen den Leiterbahnen (oder Pads oder welchem Kupferelement auch immer) nicht kleiner als 8thou. Diese Angaben werden fast immer in thou angegeben mit Leiterbahnbreite zuerst und dann dem Leiterbahnabstand. In der Praxis üblich sind 10/10 und 8/8 für normale Leiterplatten.

Der IPC Standard empfiehlt 4thou als untere Grenze. Sollten Sie an die Grenze von 6thou und darunter stoßen, so kommen Sie eigentlich an das Ende der Möglichkeiten und sie sollten zuerst Ihren Leiterplattenhersteller befragen. Denn je kleiner diese Breite/Abstand-Angabe, um so größer ist der Fertigungsaufwand des Leiterplattenherstellers, den er Ihnen natürlich in Rechnung stellen wird. Stellen Sie sicher, dass sie nicht schmaler designen als unbedingt erforderlich.

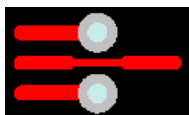
Orientiere Sie sich an "hausgemachten" Herstellungsprozessen (Lasergedruckte Folien, beschichtete Photoresist-Platten). Es ist Möglich, dass man hier 10/10 oder gar 8/8 hinbekommt.

Nur weil ein Leiterplattenhersteller eine bestimmte minimale Breite/Abstand konstellation produzieren kann, sollten Sie nicht an diese Grenzen gehen. Verwenden Sie so große Breite/Abstand- Weiten wie möglich, es sei denn, dass Ihr Projekt etwas anderes verlangt.

Am Beginn verwenden Sie vielleicht 25thou für Leiterbahnbreiten, 50thou für Power und GND und 10 bis 15thou um zwischen ICs hindurch zu kommen oder auch für die Abstände der Bauteil Pads.

Einige Designer mögen schmale (<15thou) Signalbahnen, während andere ihre Leiterbahnen eher "klobig" mögen. Die Praxis zeigt, dass man die Leiterbahnen lieber so groß wie möglich hält und nur eine dünnere Leiterbahn wählt, wenn es z.B. der Leiterbahnabstand erfordert.

Man kann die Leiterbahn von breit nach schmal und wieder zurück verändern. Im amerikanischen Sprachgebrauch ist diese Technik als "necking" oder "necking down" bekannt. Dies ist oft erforderlich, wenn man zwischen den Beinchen eines ICs oder eines anderen Bauteils hindurch muss. Es erlaubt, Leiterbahnen mit niedriger Impedanz erreicht und gleichzeitig an engen Stellen zu routen.



"necking down"

In der Praxis wird die Leiterbahnbreite vorgegeben von der Stromstärke und dem maximal tolerablen Temperaturanstieg auf der Leiterbahn. Bedenken Sie, dass jede Leiterbahn einen bestimmten Widerstandswert aufweisen wird, so dass die Leiterbahn, wie ein Widerstand Wärme aufnehmen wird. Je breiter die Leiterbahn, desto geringer ihr Widerstand. Die Dicke des Kupfers auf der Leiterplatte wird ebenfalls eine Rolle spielen, genau wie eine zusätzliche Verzinnung.

Die Dicke des Kupfers auf der Leiterplatte wird nominal spezifiziert durch Unze pro Quadratfuß wobei eine Unze üblich ist. Man kann andere Dicken bestellen, z.B. 0,5oz, 2oz und 4oz. Je dicker die Kupferlagen sind um so leichter lassen sie hohe Ströme hindurch und umso geeigneter sind sie für Projekte mit hohen Ansprüchen.

Die Berechnungen um die erforderlichen Leiterbahnbreiten in Abhängigkeit der Ströme, die hindurchfließen und des maximalen Temperaturanstiegs darzustellen, sind komplex. Dabei sind sie sogar eher ungenau, da sie auf nicht linearen Graphen basieren, deren Messdaten von vor einem halben Jahrhundert stammen. Diese werden im IPC-Standard immer noch verwendet. Ein guter Kalkulator für Leiterbahnbreiten findet sich unter [www.ultra.cad.com/calc.htm](http://www.ultra.cad.com/calc.htm). Er liefert Ergebnisse, die auf diesem IPC Standard basieren. Als Faustregel kann gelten: ein 10°C Temperaturanstieg auf Ihrer Leiterbahn ist akzeptabel.

Folgende Referenztabelle gibt für einen 10°C Temperaturanstieg Leiterbahnbreiten und entsprechende Stromstärken an. Der DC-Widerstand in Milliohm pro inch ist ebenfalls aufgezeigt. Wie auch immer: Je breiter je besser. Verwenden Sie diese Tabellenwerte also nicht blindlings.

Track Width Reference Table (for 10deg C temp rise). Track Width is in Thous (mils)			
Current (Amps)	Width for 1oz	Width for 2 oz	milli Ohms/Inch
1	10	5	52
2	30	15	17.2
3	50	25	10.3
4	80	40	6.4
5	110	55	4.7
6	150	75	3.4
7	180	90	2.9
8	220	110	2.3
9	260	130	2.0
10	300	150	1.7

### 12.1.9 Lötfüßchen (Pads)

Die Padgrößen, -formen und -abmessungen werden nicht nur von dem Bauteil abhängen, das Sie verwenden, sondern ebenfalls vom Herstellungsprozeß und anderen Dingen.

Es gibt eine Fülle von Standards und Theorien, die hinter Padgrößen und -formen stehen und das soll auch später erklärt werden. zu diesem Zeitpunkt ist es notwendig zu wissen, dass Ihr Leiterplattenlayoutprogramm über Bauteilbibliotheken verfügt, die Ihnen einen leichten Start ermöglichen.

Bei nahezu allen Projekten werden Sie diese Bauteile modifizieren müssen um sie Ihren Ansprüchen anzupassen. Im Laufe der Zeit werden Sie sich Ihre eigenen Bauteilbibliotheken aufbauen, die Sie dann gemäß Ihrer Ansprüche verwenden.

Einen wichtigen Parameter müssen Sie kennen, nämlich das Verhältnis von Padgröße zu Bohrlochweite (pad/hole ratio). Jeder Hersteller wird wahrscheinlich seine eigene Minimalspezifikation für dieses Verhältnis haben. Als einfache Grundregel kann gelten, das Pad sollte mindestens um das 1,8 fache größer sein als der Bohrlochdurchmesser oder sogar noch 0,5mm größer als das.

Dieses Verhältnis deckt Ausrichtungstoleranzen hinsichtlich des Bohrens sowie Toleranzen in den Druckvorlagen für Ober- und Unterseite der Leiterplatte ab. Dieses Verhältnis wird umso wichtiger, je kleiner Pad und Bohrloch werden, weiterhin ist es bedeutsam für Durchkontaktierungen (Vias).

Es gibt einige verbreitete Praktiken, die generell bei Bauteilpads Anwendung finden. Pads für "durchgeschossene" Bauteile z.B. Widerstände, Kondensatoren und dioden sollten rund sein mit einem Durchmesser von etwa 70thou.

Dual In Line (DIL) - Bauteile , wie z. B. ICs sollten besser ovale Pads haben, etwa 60thou hoch und 90-100thou breit.

## Kapitel 12: Leiterplatten-Layout-Tutorial

Pin 1 eines chips sollte immer eine andere Form haben, gewöhnlich rechteckig aber mit den gleichen Abmessung als die anderen Pads. Die meisten SMD-Bauteile (SMD=Surface Mounted Device, also oberflächengelötete Bauteile) verwenden rechteckige Pads, wobei surface mount SO Package ICs (SOICs) ovale Pads haben sollten, wieder mit Pin 1 rechteckig. Andere Bauteile, die auf Pin-Nummerierung basieren, wie zum Beispiel Stecker und SIP- Widerstandsnetzwerke, sollten ebenfalls dieser "Pin1-Regel" folgen.

Achteckige Pads werden selten gebraucht und sollten daher vermieden werden. Verwenden Sie grundsätzlich runde oder ovale Pads, es sei denn sie müßten rechteckige verwenden.

### 12.1.10 Durchkontaktierungen (DuKos, Vias)

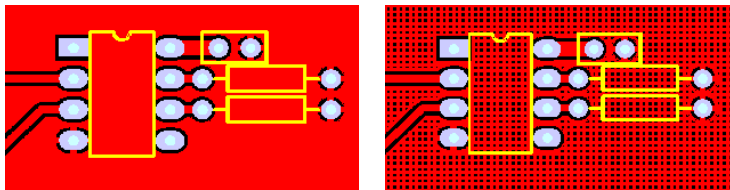
Durchkontaktierungen verbinden die Leiterbahnen der einen Leiterplattenseite mit denen der anderen Seite durch "Durchlöchern" der Leiterplatte. Auf allen billigen, einfach strukturierten Prototypen werden Vias durch elektrisch leitende (innen verzinnte) Löcher hergestellt, die man auch Plated Through Holes (PTH) nennt. Diese verzinnten Durchkontaktierungen erlauben die elektrische Verbindung von Leiterbahnen auf den unterschiedlichen Seiten (Kupferlagen) der Leiterplatte.

Was ist der Unterschied zwischen einer Durchkontaktierung und einem Pad? Es gibt keinen wirklichen Unterschied, sie sind beide galvanisierte Löcher. Es gibt jedoch Unterschiede, wenn man die diversen Leiterplatten-Layout Systeme betrachtet. Pads und Vias werden unterschieden und sollten demgemäß auch unterschiedlich behandelt werden. Sie sollten sie generell separat erstellen und auch verfeinern, wozu wir im Einzelnen noch kommen werden. Verwenden Sie kein Pad anstatt einer Durchkontaktierung und umgekehrt. Die Löcher in Durchkontaktierungen sind gewöhnlich kleiner als die Bauteilfüßchen es bei einem Pad erfordern würden - typischerweise 0,5-0,7mm.

Wenn man eine Durchkontaktierung verwendet, um zwei Lagen zu verbinden, dann "stitched" man (engl.: "stitching" = heften, nähen). Man vernäht die beiden Seiten sozusagen wie mit Nadel und Faden (das hört sich in Gesprächen wirklich professionell an).

### 12.1.11 Polygone

Die Funktion "Polygone" gibt es in vielen Layout Systemen. Ein Polygon füllt oder "flutet" eine bestimmte Fläche mit Kupfer, die dann die darin befindlichen Pads oder Leiterbahnen umfließt. Polygone sind sehr gebräuchlich für die Erstellung von Masseflächen. Platzieren Sie Polygone erst dann, wenn Sie alle Leiterbahnen und Pads platziert haben. Polygone können komplett mit Kupfer gefüllt sein oder als Gitternetz "gestrichelt". Gefüllte Polygone werden im allgemeinen bevorzugt, die Gitternetz-Form gehört eher der Vergangenheit an.



Gefülltes Polygon (links), Gitternetz (rechts)



### 12.1.12 Abstände elektrischer Leiter

Abstände elektrischer Leiter zueinander sind ein wichtiger Aspekt jeder Leiterplatte. Zu enge Abstände zwischen Leiterbahnen und Pads können zu haarfeinen Kurzschlüssen und zu anderen Ätzproblemen während des Herstellungsprozesses führen. Solche Fehler sind sehr schwierig zu finden, insbesondere dann, wenn Ihre Leiterplatte bereits bestückt ist. Nochmal: gehen Sie nicht an die Grenze dessen, was Ihr Leiterplattenhersteller zu fertigen in der Lage ist, wenn Sie es nicht müssen. Bleiben Sie in jedem Fall über den empfohlenen Mindestdaten, sofern es möglich ist. Etwa 15thou ist ein gutes Maß für Abstand für die meisten Projekte, 10 oder 8 thou würde man etwa für dichter gepackte surface mount - Layouts verwenden. Wenn Sie darunter liegen, sollten Sie zunächst mit Ihrem Leiterplattenhersteller sprechen.

Bei Spannungen von 220 Volt auf Ihrer Leiterplatte gibt es verschiedene rechtliche Erfordernisse zu beachten, auch sollten sie die vorgegebenen Standards in Augenschein nehmen bevor Sie ein solches Projekt starten.

Als Faustregel gilt, dass ein absolutes Minimum von 8mm (=315 thou) zwischen 220V führenden Leiterbahnen und davon abzuschirmenden Signalbahnen liegen muss. Die Erfahrung zeigt aber, dass es besser ist, deutlich breitere Abstände zu wählen.

Für alle "Nicht-Netzspannungs-Ströme" hält der IPC-Standard eine Tabelle bereit, die für verschiedene Spannungen die entsprechenden Leiterbahnabstände definiert. Eine vereinfachte Tabelle sehen Sie unten. Der Abstand variiert in Abhängigkeit davon, ob sich Leiterbahnen auf Innenlagen oder auf den oberen Lagen befinden. Sie variieren ebenfalls hinsichtlich der Frage, in welcher Höhe über Normal Null man sich bewegt (die Veränderung der Atmosphäre in großen Höhen).

Eine Beschichtung der Leiterbahnen verbessert die Werte für einen angemessenen Abstand, man verwendet diese Technik u. a. für Leiterplatten im militärischen Bereich.

Clearances for Electrical Conductors			
Voltage (DC or Peak AC)	Internal	External (<3050m)	External (>3050m)
0-15V	0.05mm	0.1mm	0.1mm
16-30V	0.05mm	0.1mm	0.1mm
31-50V	0.1mm	0.6mm	0.6mm
51-100V	0.1mm	0.6mm	1.5mm
101-150V	0.2mm	0.6mm	3.2mm
151-170V	0.2mm	1.25mm	3.2mm
171-250V	0.2mm	1.25mm	6.4mm
251-300V	0.2mm	1.25mm	12.5mm
301-500V	0.25mm	2.5mm	12.5mm

## 12.2 Bauteilplatzierung und Layout

Ein altes Sprichwort sagt, Leiterplattendesign besteht aus 90% Platzierung und 10% Leiterbahnverlegen (Routen). Zwar spielen die exakten Prozentzahlen keine Rolle, dennoch zeigt diese Darstellung, dass die Bauteilplatzierung bei weitem der wichtigste Aspekt darstellt.

Geeignetes Platzieren der Bauteile wird Ihre Layoutaufgabe um ein Vielfaches leichter machen und wird ebenfalls bessere Ergebnisse hinsichtlich des elektrischen Verhaltens ihrer Schaltung liefern. Schlechtes Bauteilplatzieren kann Ihre Routingaufgabe zu einem Albtraum werden lassen und wird auch zu einem schlechteren elektrischen Verhalten Ihrer Schaltung führen. Das kann so weit gehen, dass man Ihre Platine unter Umständen gar nicht fertigen kann. Es gibt also einiges, über das man nachdenken muss, wenn man Bauteile platziert.

Jeder Designer wird wahrscheinlich seine eigenen Methoden des Bauteilplatzierens entwickelt haben und wenn sie den gleichen Schaltplan - egal wie einfach - 100 verschiedenen Designern geben würden, würden Sie exakt 100 unterschiedliche Leiterplattenlayouts erhalten. Es gibt also keinen absolut richtigen Weg um Bauteile zu platzieren. Dennoch helfen wenige, einfache Grundregeln, das Routen zu erleichtern und das bestmögliche elektrische Verhalten der Schaltung zu bewirken. Letzlich helfen diese Regeln auch, große, komplexe Projekte zu vereinfachen.

Im folgenden werden einige dieser Grundregeln für gutes Layout genannt:

## Kapitel 12: Leiterplatten-Layout-Tutorial

- Schalten Sie ihre Raster ein und zwar das "snap grid", das sichtbare Raster, sowie die voreingestellten Leiterbahn- und Padgrößen.
- Werfen Sie alle Bauteile auf das Layout.
- Teilen Sie Ihre Bauteile in funktionale "Bauabschnitte" ein und trennen Sie sie auf dem Layout, wo immer möglich.
- Machen Sie im Layout kritische Leiterbahnen sichtbar, identifizieren sie diese und routen Sie sie zuerst.
- Platzieren und routen Sie jeden dieser Genannten Bauabschnitte (Blöcke) separat außerhalb der Leiterplatte.
- Manövrieren Sie fertige Blöcke zu der Position, an der sie auf der Leiterplatte erscheinen sollen.
- Routen Sie die verbleibenden Signale und Power-Verbindungen zwischen den Blöcken.
- Raumen Sie auf Ihrem Layout auf.
- Machen Sie einen DesignRuleCheck.
- Bitten Sie jemanden, Ihr Layout zu prüfen.

Dies ist zwar keinen umfassende Checkliste, denn hier spielen viele unterschiedliche Faktoren hinein. Dennoch ist es ein guter genereller Leitfaden für professionelles Layout.

Gehen wir nun etwas mehr in's Detail. Wir hatten schon die Rastereinstellungen sowie die Leiterbahnbreiten und Padgrößen besprochen, die sollten Sie zuerst einstellen bzw. vordefinieren, bevor Sie irgend etwas anderes beginnen. Machen Sie von dieser Regel keine Ausnahmen.

Viele Leute fangen direkt mit "optimalem Platzieren" aller Komponenten an. Das kann für kleine Schaltungen funktionieren, sie haben aber keine Chance, wenn Ihre Schaltungen komplexer werden und sich hunderte Bauteile auf viele dieser Blöcke verteilen. Warum ist das so? Nun, in solchen Situationen geht einem schnell der Platz aus, innerhalb dessen man seine Leiterbahnen verlegen kann. Wenn Sie alle Bauteilpositionen festlegen und dann versuchen alles auf einmal zu routen, kann es Ihnen leicht passieren, dass Sie sich in eine Sackgasse manövrieren. Wenn Sie andererseits die Bauteile zu weit auseinander platzieren, produzieren Sie wahrscheinlich ein Board mit ineffizienter Raumaufteilung. Kennzeichnend für einen unerfahrenen Designer ist ein Layout, das sehr viele Bauteile beinhaltet, die weit auf dem Board verteilt sind, mit vielen Durchkontaktierungen und tausenden kreuz und quer verlaufenden Leiterbahnen. Das kann funktionieren aber letztlich sieht es unschön aus, ist ineffizient und ist häufig auch teurer in der Produktion.

Der beste Weg das Layout zu beginnen ist es, zunächst alle Bauteile auf den Bildschirm zu bringen. Wenn Sie ein Leiterplattenlayoutsysteem haben, das ein Schaltplanmodul beinhaltet, dann sagen Sie Ihrem Programm, dass alle Bauteile nun in das Leiterplattenlayout automatisch importiert werden sollen. Das wird auch noch später diskutiert. Wenn sie nur ein Layoutmodul (ohne Schaltplan) haben, dann müssen Sie jedes Bauteil einzeln aus der Bibliothek wählen und es von Hand platzieren.

Wenn alle Bauteile auf dem Bildschirm sichtbar sind, dann bekommen Sie einen ungefähren Eindruck davon, wie leicht sich all diese Bauteile innerhalb des Platinenumrisses platzieren lassen. Wenn es den Eindruck hat, dass es sehr eng wird, sehen Sie schon, dass sie sich anstrengen müssen, indem Sie die Zwischenräume zwischen den Bauteilen eng halten und dass Sie das Verlegen der Leiterbahnen so effizient wie möglich gestalten müssen. Wenn Sie mehr Platz zur Verfügung haben, dann haben Sie es natürlich demgemäß einfacher.

Wenn Sie schon sehen, dass sie keine Chance haben, Ihre Bauteile innerhalb des Umrisses zu platzieren, dann müssen Sie wohl oder übel nochmals an Ihr "Zeichenbrett" gehen.

Analysieren Sie Ihren Schaltplan und entscheiden Sie, welche Teile des Designs Sie zu Funktionsblöcken zusammenfügen können. Oftmals ist dies offensichtlich. Sagen wir zum Beispiel, Sie haben einen komplex erscheinenden aktiven Filter in Ihrem Schaltkreis. Dieser würde typischerweise einen einzelnen Input haben und einen einzelnen Output. Aber er wird eine Fülle von Komponenten und Verbindungen als Teile beinhalten. Das ist ein klassischer Blockschaltkreis und ein Beispiel, das sich sehr gut dazu eignet, alle seine Bauteile an einem Platz auf der Platine. Nehmen Sie also all diese Teile und arrangieren Sie sie in einem eigenen kleinen Layout auf einem separaten Bereich Ihrer Leiterplatte.

Machen Sie sich jetzt noch keine Gedanken über die Frage, auf Ihrer Leiterplatte wo der Block letztendlich platziert ist. Sie müssen ebenfalls elektrisch sensible Teile Ihres Layouts innerhalb größerer Blöcke anordnen. Beispielsweise werden sich analoge und digitale Bestandteile Ihres Layouts nicht mischen und müssen körperlich und elektrisch voneinander getrennt werden. Ein anderes Beispiel ist hochfrequente Bauteile und welche mit hohen Strömen. Sie vertragen sich nicht mit sensiblen Schaltungen mit niedriger Frequenz oder niedrigen Strömen. Darüber später mehr.

Generell sollten Ihre Bauteile ordentlich aufgereiht sein. IC's in gleicher Richtung, Widerstände in Reihen, polarisierte Kondensatoren immer mit der gleichen Polrichtung, Stecker immer am Rand der Platine. Bedenken Sie natürlich immer, dass die elektrische Logik Vorrang hat vor schön angeordneten Bauteilen.

Symmetrie ist etwas sehr Schönes im Leiterplattenlayout. Es ist ästhetisch ansprechend und sieht irgendwie "richtig" aus. Wenn Sie zwei Funktionsblöcke nebeneinander haben, die vollkommen unterschiedlich designt sind, so sticht dies unmittelbar in's Auge. Wenn Sie Ihre Bauteile clever platziert haben, ist 90% Ihrer Arbeit getan. Die letzten 10% sind dann nur noch das Tüpfelchen auf dem i. Gute Bauteilplatzierung ist ein wesentlicher Aspekt effizienten Arbeitens. Wenn Ihnen ihre Platzierung gefällt, dann können Sie beginnen, in den verschiedenen Funktionsblöcken zu routen. Wenn Sie das beendet haben, dann ist es oft ein Leichtes, sie als Ganzes zu bewegen und vernünftig zueinander auf der Leiterplatte zu platzieren.

Der Design Rule Check (DRC) wird später noch erwähnt, er stellt aber einen wichtigen Schritt dar, um sicherzustellen, dass Ihre Leiterplatte korrekt funktioniert, bevor Sie sie in Produktion geben. Ein Design Rule Check prüft hauptsächlich die korrekte elektrische Verbindung (Anschluss) sowie korrekte Leiterbahnbreiten und korrekte Leiterbahnabstände.

Jemanden zu bitten, Ihr Design nochmals zu überprüfen, erscheint übertrieben bürokratisch ist aber sehr wertvoll. Egal, wie erfahren Sie im Leiterplattenlayout sind, es gibt immer etwas, das Sie vergessen haben. Ein zweites Paar Augen und eine andere Sicht der Dinge wird Probleme aufzeigen, an die Sie niemals gedacht hätten. Wenn Sie niemanden haben, der Ihr Design überprüft und wenn Sie auch kein DRC-Werkzeug haben, dann müssen Sie selber zur Tat schreiten. Drucken Sie Ihren Schaltplan aus und nehmen Sie einen Textmarker. Überprüfen Sie nun jedes elektrische Netz auf Ihrem Layout mit den Netzen im Schaltplan, Netz für Netz. Markieren Sie mit dem Textmarker jedes Netz auf dem Schaltplan, wenn Sie es im Layout vervollständigt haben. Wenn Sie fertig sind, sollten keine elektrischen Verbindungen im Layout übrig bleiben, die nicht im Schaltplan markiert wären. Sie können nun ziemlich sicher sein, dass Ihr Layout elektrisch korrekt ist.

### 12.2.1 Grundsätze des Routens

Nun wollen wir uns mit einigen grundsätzlichen Regeln des Routens beschäftigen. Das Routen der Leiterbahnen wird oftmals auch als "tracking" bezeichnet. Routen ist der Prozess des Verlegens von Leiterbahnen auf der Leiterplatte, um die Bauteilbeinchen (genauer: ihre Pads) miteinander zu verbinden. Eine elektrische Verbindung zwischen zwei oder mehr Pads wird als ein "Netz" bezeichnet.

- Halten Sie die Netze so kurz wie möglich. Je länger die gesamte Leiterbahnlänge ist, umso größer sind Widerstand, Kapazität und Induktivität - alles eher unerwünschte Effekte.
- Verlegen Sie Leiterbahnen mit 45° Winkeln. Vermeiden Sie rechte Winkel und verwenden Sie keine Winkel größer als 90°. Das ist wichtig für ein professionelles Erscheinungsbild Ihres Layouts. Die Softwaresysteme haben zumeist eine Funktion um 45° Winkel zu generieren. Machen Sie also Gebrauch davon, besser gesagt stellen Sie diese Funktion gar nicht ab. Im Gegensatz zur landläufigen Meinung haben rechte Winkel keinen messbaren Einfluss auf das elektromagnetische Verhalten der Schaltung oder andere Einflüsse. Der Grund, rechte Winkel zu vermeiden ist viel einfacher, es sieht nicht gut aus und es kann auch bei der Herstellung der Leiterplatte zu unerwünschten Effekten kommen.
- Vergessen Sie schön abgerundete Leiterbahnecken. Sie sind schwierig und zeitaufwändig zu realisieren und bieten keinen realen Vorteil. Bleiben Sie bei den 45° Winkeln. Abgerundete Leiterbahnen gehören in die Mottenkiste der auf Folien aufgerubbelten oder selbstklebenden Druckvorlagen.
- Winden Sie Ihre Leiterbahnen um die Leiterplatte herum. Gehen Sie nicht direkt von Punkt zu Punkt, wenn auch diese Technik auf den ersten Blick als effizienter erscheinen würde. Doch es gibt gute Gründe, warum man diese Technik nicht verwenden sollte. Erstens ist es hässlich, und das ist immer ein wichtiger Punkt im Leiterplattenlayout. Zweitens ist es nicht genug "raumeffizient", wenn Sie zum Beispiel weitere Signalbahnen auf anderen Lagen platzieren wollen.
- Schalten Sie ihr elektrisches Raster auf "snap to center" oder auf "snap to nearest". Lassen Sie die Software die Zentren der Pads oder die Leiterbahnenenden automatisch für Sie finden. Das ist gut, wenn Sie Pads und Leiterbahnen haben, die nicht auf Ihrem gerade eingestellten snap grid liegen. Wenn Sie diese Optionen nicht gerade eingeschaltet haben, dann müssen Sie Ihr snap grid so weit reduzieren, bis Sie ein Raster haben, das für alle Elemente passt. Viel mehr Aufwand als nötig. Es gibt eigentlich keinen Grund, warum man diese Option abschalten sollte.
- Schließen Sie eine Leiterbahn immer in der Mitte eines Pads an. Legen Sie eine Leiterbahn nicht gerade eben an das Pad. Es sieht erstens liederlich und unprofessionell aus. Zweitens könnte das Programm denken, dass Sie eigentlich gar keine elektrische Verbindung herstellen wollen. Ein vernünftiger Einsatz des snap grid und des elektrischen Rasters wird Ihnen helfen, all dies zu

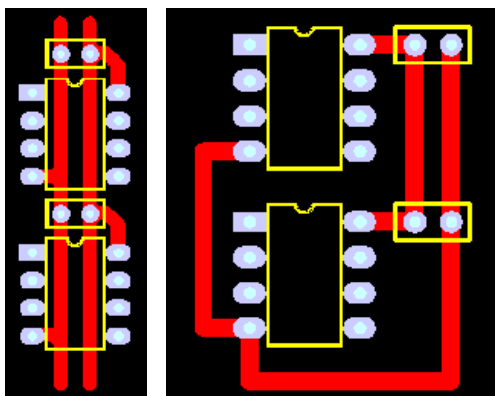
## Kapitel 12: Leiterplatten-Layout-Tutorial

vermeiden.

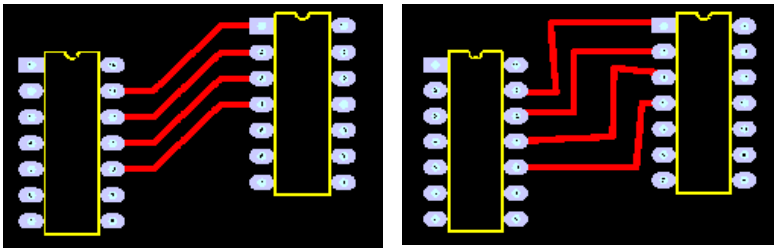
- Verwenden Sie möglichst einen durchgehenden Leiterbahnzug für ein Signal. Stückeln sie nicht viele Leiterbahnelemente aneinander. Es macht zwar keinen Unterschied hinsichtlich des Aussehens, allerdings werden Sie bei späterem Editieren der Leiterbahn Probleme haben, wenn Sie etwa den gesamten Leiterbahnzug verbreitern wollen. Dann müssen Sie nämlich alle Segmente einzeln editieren. In diesem Fall ist besser, den gesamten Leiterbahnzug zu löschen und neu zu zeichnen. Es dauert unter Umständen einige Sekunden aber es lohnt sich. Andere Leute, die Ihr fertiges Board betrachten, werden es zwar nicht merken, aber SIE wissen es. Das sind Feinheiten, die gutes Leiterplattenlayout ausmachen.
- Achten Sie darauf, dass Leiterbahnen exakt mittig durch die Zwischenräume hindurchgehen und nicht nach rechts und links abweichen. Verwenden Sie wieder das exakte snap grid und stellen Sie damit sicher, dass Sie das jederzeit hinbekommen. Wenn eine Leiterbahn nicht genau mittig zwischen Pads oder Bauteilen hindurch läuft, verwenden Sie das falsche Raster. Warum brauchen Sie das? Es schafft größtmögliche Klarheit und sieht ordentlich aus.
- Führen Sie nur eine Leiterbahn zwischen 100thou - Pads hindurch es sei denn es wäre absolut nicht anders möglich. Nur auf großen und sehr engen Designs sollten Sie es in Erwägung ziehen, zwei Leiterbahnen dazwischen zu legen. Drei Leiterbahnen zwischen solchen Pads sieht man dann und wann auch, aber man hat sehr geringe Toleranzen.
- Für große Ströme verwenden Sie mehrere Durchkontaktierungen pro Durchgang, wenn Sie die Signallagen durchkontaktieren. Das reduziert die Impedanz von Leiterbahn und Versorgungslage.
- "Ziehen" sie Leiterbahnen nicht zu Winkeln, die von der 45°-Regel abweichen.
- Verwenden Sie das "necking down" (vgl. Kap. 12.1.8) wenn Sie zwischen Lötfußchen hindurch gehen.
- Wenn Ihre Power- und Masseleitungen kritisch erscheinen, routen Sie sie zuerst. Wählen Sie die Versorgungsleitungen so breit wie möglich.
- Führen Sie Power- und Masse- Leitungen eng beieinander und führen Sie sie nicht gegenläufig zueinander. Es verhindert Induktionsschleifen und ermöglicht effizienten Bypass.
- Halten Sie die Dinge symmetrisch.
- Lassen Sie keine nicht angeschlossenen Kupferflächen ("dead copper") zurück. Schließen Sie sie entweder an Masse an oder löschen Sie sie weg ("rub out").

Wenn Sie eine nicht durchkontaktierte zweiseitige Leiterplatte layouten, dann beachten Sie folgendes:

- Nicht verzinnte Durchkontaktierungen (DuKos) verlangen eine gelötete Verbindung nach Ober- und Unterseite.
- Platzieren Sie keine Vias unter Bauteilgehäusen. Wenn Sie bestückt sind, kommen Sie dann nicht mehr an die Durchkontaktierungen heran. Auserdem können elektrische Konflikte mit dem Bauteil entstehen.
- Versuchen Sie durchgesteckte Bauteilbeinchen als DuKo zu verwenden. Es reduziert die Zahl der DuKos. Bedenken Sie, dass jede Duko zwei Lötunkte auf Ober- und Unterseite erfordert. Das macht Ihre Leiterplatte weniger zuverlässig ausserdem ist sie schwieriger zu bestücken.



Gutes Routen der Versorgungsleitungen (links). Schlechtes Routen der Versorgungsleitungen (rechts)



Gut geroutet (links) und schlecht geroutet (rechts)

### 12.2.2 Abschließende Arbeiten

Wenn alles Routen erledigt ist, ist Ihre Leiterplatte noch nicht fertig. Einige abschließende Arbeiten müssen noch erledigt werden.

- Wenn sie dünne Leiterbahnen haben (<25thou), dann ist es gut, wenn Sie die Innenecken aller T-Verbindungen abschrägen, also alle 90° Winkel eliminieren. Das macht die Leiterbahn physikalisch robuster und verhindert potentielle Probleme beim Ätzen.



"Abschrägung einer T-Verbindung"

- Haben Sie an alle Befestigungsbohrungen gedacht? Halten Sie diese weit genug entfernt von Leiterbahnen und Bauteilen. Lassen Sie zusätzlich Platz für Schrauben und Unterlegscheiben.
- Minimieren Sie die Anzahl unterschiedlicher Bohrlochgrößen. Sie bezahlen nicht nur die Anzahl der Bohrlöcher, sondern auch die Anzahl der Werkzeugwechsel. Besprechen Sie dies mit Ihrem Hersteller aber ein Fehler kann es nicht sein, wenige unterschiedliche Bohrlochgrößen zu verwenden.
- Schauen Sie nochmal nach den Bohrlochgrößen. Nichts ist frustrierender als ein perfekt layoutetes und produziertes Board in Händen zu halten und zu merken, dass die Bauteile nicht hineinpassen, da die Bohrlöcher für die Bauteilbeinchen zu klein sind. Dies ist ein häufiges Problem, seien Sie da also achtsam.
- Stellen Sie sicher, dass alle DuKos identische Pads und Bohrlochgrößen haben. Erinnern Sie sich an das Pad-/Bohrloch-Verhältnis. Es kann passieren, dass es in Ihrer DuKo zu "Ausbrüchen" kommt, weil das Loch, wenn es seitlich versetzt erscheint, sich außerhalb des Pads befindet. Bei verzinnnten DuKos ist das u. U nicht weiter schlimm, aber ohne einen geeigneten "Restrict" wird die DuKo unzuverlässig.
- Achten Sie auf einen geeigneten physischen Abstand zwischen allen Ihren Bauteilen. Welche Bauteile haben metallische Extremitäten, die Kontakt zu anderen Bauteilen, Leiterbahnen oder Pads herstellen könnten?
- Schalten Sie den "Schnellzeichnen"-Modus ein (nur Umrisse einer Leiterbahn werden gezeichnet). Sie sehen so, wenn eine Leiterbahn nicht mittig in ein Pad eintrifft oder seitlich an ein Pad "angeheftet" ist.
- Wenn Leiterbahnen sich wie Tränen an ein Pad anschmiegen, führt zudies zu besserem, robusteres Verhalten Ihrer Schaltung. Wählen sie diese Funktion nur, wenn Ihre Software dies anbietet. Selbstzeichnen wäre Zeitverschwendung.



"Teardrops"

### 12.2.3 Einseitiges Layout

Einseitiges Layout kann die Kosten der Herstellung drastisch reduzieren. Wenn Sie Ihr Projekt auf einer einseitigen Platine realisieren können, dann tun Sie dies. Selbst wenn Sie heute in bestimmte Geräte der Freizeitelektronik schauen, werden Sie immer auch einseitige Platinen finden. Sie werden immernoch verwendet, weil sie so billig zu fertigen sind.

Ein einseitiges Layout erfordert einige besondere Techniken, die sie nicht benötigen, wenn Sie doppelseitig oder gar in Multilayertechnik layouten. Die Herausforderung ist um einiges höher als bei doppelseitigem Layout. Je weniger Brücken Sie dabei benötigen, umso mehr wird man Ihr Layout bewundern. Ohne Brücke auszukommen erzeugt hohe Anerkennung in Fachkreisen. Fast jedes einseitige Layout hat allerdings Brücken, dennoch ist es wichtig diese möglichst zu vermeiden. Demgemäß spielt die Bauteilplatzierung eine übergeordnete Rolle. Ordnen Sie die Bauteile so, dass Sie möglichst die kürzesten und effizientesten Leiterbahnen hinbekommen.

Es ist wie das Schachspiel. Wenn Sie nicht viele Schritte gedanklich vorwegnehmen, werden Sie sich schnell in eine Ecke manövriert haben. Allein eine Leiterbahn, die sie quer über das Layout führen müssen, kann das gesamte Layout ruinieren, da Sie keine Möglichkeit mehr haben, Leiterbahnen lotrecht dazu weiterzuführen.

Viele Designer stellen sich ein doppelseitiges Board vor und verwenden die obere Lage lediglich für gerade Bahnen nach Durchkontaktierung. Wenn das Board dann hergestellt werden soll, ersetzen Sie diese Bahnen auf der Unterseite durch Brücken. Dies ist ein eher ineffizienter Weg, den Sie nicht gehen sollten. Sie sollten lieber in einfachen Strukturen platzieren und bereit sein, alle Verbindungen wieder komplett zu löschen, um etwas völlig Neues zu versuchen.

Mit einiger Erfahrung können Sie bereits vorhersagen, ob Sie ein Layout einseitig realisieren können oder nicht.

### 12.2.4 Doppelseitiges Layout

Doppelseitiges Layout gibt Ihnen mehr Freiraum zum Routen. Leiterbahnverbindungen, die auf einer einseitigen Platine unmöglich sind, werden oft leicht realisiert, wenn Sie eine zusätzliche Signallage zur Verfügung haben. Unerfahrene Designer neigen zu einer gewissen Faulheit, wenn Sie zweiseitig layouten. Sie denken, dass Bauteilplatzierung nicht mehr so wichtig ist, und dass man hunderte von Durchkontaktierungen verwenden könnte, um seine Verbindungen herzustellen. Sie legen dann beispielsweise ICs in engen Reihen und beginnen Leiterbahnen nach Rechteck-Manier zu verlegen. Das bedeutet, sie verlegen alle Leiterbahnen der unteren Lage in eine Richtung und alle Leiterbahnen der Oberseite rechtwinklig dazu. Der Hintergedanke ist, dass man in einer Art Treppenstufenmuster alle denkbaren Leiterbahnverbindungen erstellen kann. Viele Autorouter arbeiten in dieser Form. Diese Technik ist eher ineffizient und bedeutet einen Rückschritt in die Zeiten der Rubbelsymbole und Klebeband. Sie sollten lieber versuchen durch gute Bauteilplatzierung Funktionsblöcke zu erhalten und diese zu routen. Doppelseitiges Design eröffnet auch gute Möglichkeiten Masseflächen zu generieren, die Sie u. A. für Hochfrequenz-Layouts benötigen. Dazu kommen wir später nochmal.

## 12.3 Andere Lagen (Layer)

Neben den Kupfer-Signallagen gibt es einige wichtige weitere Lagen auf Ihrer Leiterplatte.

### 12.3.1 Bestückungsdruck

Die Lage "Bestückungsdruck" wird verwendet um die Umrisse der Bauteile, deren Präfixe (C1, R1 etc) und freier Text auf der Leiterplatte mittels Siebdruck darzustellen. Weiß ist diesbezüglich die Standardfarbe, andere Farben sind denkbar, Abweichungen vom Standard kosten immer extra (fragen Sie bei Ihrem Leiterplattenhersteller nach).

Achten Sie darauf, dass Sie alle Präfixe in der gleichen Größe und Ausrichtung haben.

Wenn Sie eigene Gehäuse erstellen, geben Sie neben den Lötfüßchen immer auch den Gehäuseumriss mit an, damit sie einen Eindruck von der tatsächlichen Gestalt des Bauteils gewinnen. Insofern bekommen Sie einen Eindruck davon, wie nahe sie die Bauteile vernünftigerweise nebeneinander platzieren können. Markieren Sie gepolte Bauteile und achten Sie darauf, dass Pin 1

markiert ist.

Der Bestückungsdruck wird der Layer sein, der am wenigsten akkurat produziert wird. Verlassen Sie sich nicht auf absolute, positionsbezogene Exaktheit. Achten Sie darauf, dass kein Teil des Bestückungsdruckes einzelne Lötfüßchen bedeckt. Es gibt keine Minimalanforderungen an Strichbreiten. Verwenden Sie also schmale Striche und passen Sie alles ein. Wenn die Umriss- und Linien nicht perfekt erscheinen, so hat dies keinen Einfluss auf das Funktionieren Ihres Layouts (anders als bei Ungenauigkeiten bei Pads und Leiterbahnen). Geben Sie generell keine Bauteilwerte im Bestückungsdruck an, sondern nur die Präfixe.

### 12.3.2 Lötstopmmaske

Lötstopp ist eine dünne Polymerbeschichtung, die Ihre Pads umgibt, um zu verhindern, dass Lötzinnreste eng beieinanderliegende Pads überbrücken und es somit zu Kurzschlüssen kommt. Dieser Schutz ist unabdingbar, wenn Sie SMD Bauteile verwenden oder generell bei Bauteilen mit engem Pad-Abstand. Die Lötstopmmaske bedeckt normalerweise alles außer Pads und DuKos. Ihre Layoutsoftware wird automatisch Pads und DuKos von Lötstopp freihalten. Der freigelassene Raum zwischen Pad/DuKo und Lötstopp nennt man "expansion". Diese Lötstopp-Erweiterung sollte höchstens wenige Prozent betragen. Stellen Sie sie nicht zu weit ein, so dass der Zweck des Lötstopps auch bei eng beieinanderliegenden Pads erfüllt wird!

Ihr Lötstopp wird in Ihrer Software zumeist als ein negatives Bild dargestellt, ähnlich der Versorgungslage. Unter normalen Umständen brauchen Sie auf Ihrer Lötstopp-Lage gar nichts einzustellen. Wenn Sie aber ein Stück Ihres Layouts vom Lötstopp befreien wollen, dann können Sie Bahnen und Füllungen auf Ihrer Lötstopp-Lage zeichnen. Es ist oft sinnvoll einen kleinen Bereich, auf dem keine Leiterbahnen liegen, von Lötstopp freizulassen, damit Sie etwas mit einem Stift darauf schreiben können. Lötstopp gibt es in zwei Formen, Siebdruck oder Fotoresist. Mit Fotoresist bekommen Sie bessere Auflösung und Ausrichtung Zustände und sind demgemäß dem Siebdruck vorzuziehen. Die Standardfarbe für Lötstopp ist grün.

Auf den meisten Qualitäts-Leiterplatten wird Lötstopp direkt auf die blanken Leiterbahnen aufgetragen. Dies ist bekannt als "Solder Mask Over Bare Copper, or SMOBC". Sie können auch andere Bedeckungen Ihrer Leiterbahnen erhalten. Dies kommt aber eher in exotischen Projekten vor.

Auch DuKos können mit Lötstopp bedeckt werden, wenn Sie dies wünschen. Dies ist bekannt als "tenting". Das verwendet man, um Toleranzen zu schließen, damit kein Lot in die DuKos fließt.

### 12.3.3 Umriss

Die Lage "Umriss" (die in anderen Systemen u. U. anders heißt) wird für den Umriss Ihres Boardes verwendet oder andere Anweisungen, die Herstellung betreffend. Sie ist eigentlich kein Teil Ihres Leiterplattenlayouts aber dennoch kann sie Informationen für Ihren Hersteller über die mechanische Behandlung Ihrer Platine beinhalten. Es gibt keine festen Regeln für diese Lage aber - wie auch immer - Sie diese Lage verwenden, sprechen Sie mit Ihrem Leiterplattenhersteller.

### 12.3.4 Verbotzonen

Dieser Layer ist gedacht für Bereiche auf Ihrem Board, auf denen nicht automatisch oder von Hand geroutet werden dürfen. Dies können beispielsweise Abstandsbereiche um Befestigungsbohrungen oder Hochspannungsbauteile sein.

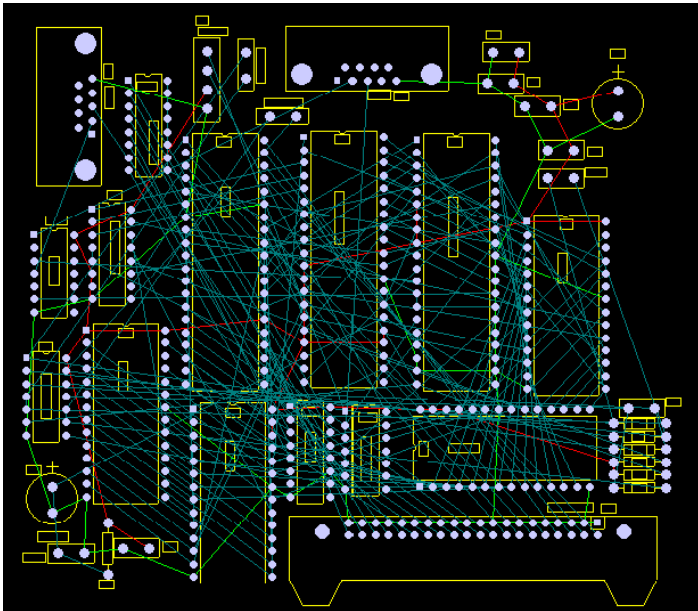
### 12.3.5 Ausrichtung auf den Layoutebenen

Wenn Ihr Leiterplattenhersteller Ihre Leiterplatte fertigt, wird er mit Ausrichtungstoleranzen bei den Druckvorlagen arbeiten. Dies betrifft Leiterbahnen, Fläche, Bestückungsdruck, Lötstopmmaske und Bohrlöcher. Wenn Sie die Toleranzen zu fein angeben, kann es u.U. zu Problemen kommen. Nehmen Sie mit Ihrem Hersteller Kontakt auf um herauszufinden, mit welchen Toleranzen Sie minimal arbeiten können und ab welchen Toleranzen Sie wieviel bezahlen müssen.

### 12.3.6 Netzlisten

Eine Netzliste ist gemeinhin eine Liste von Verbindungen (Netze), im Schaltplan. Sie beinhaltet außerdem eine Liste der Bauteile, der Präfixe, der Bauteilfüßchen und andere Informationen, die sich auf den Schaltplan beziehen. Die Netzliste wird als file von Ihrem Layoutsystem erstellt. Das Generieren einer Netzliste heißt oft "schematic capture". Sie können jetzt einen Signalnamen jedem Pin zuordnen. Wenn Sie Ihre Bauteile "vernetzt" haben, ist es möglich, diese mittels Autorouter zu entflechten, einen "design rule check" durchzuführen oder die Verbindungen der Bauteile darzustellen. Das ist das Hauptkonzept, das sich hinter modernen CAD Systemen verbirgt.

### 12.3.7 Luftlinien (RatsNest)



Eine typische "RatsNest" Darstellung

Ihre Arbeit der Bauteilplatzierung wird unendlich viel einfacher durch die Darstellung von Luftlinien. Sollten es in Ihrem Layout zu Schwierigkeiten kommen, dann liegen sie mit Sicherheit hier begründet. Für große Designs ist eine Luftliniendarstellung unabdingbar.

Die Luftliniendarstellung bedeutet eine direkte Verbindung (dargestellt durch eine Linie, nicht etwa eine Leiterbahn) zwischen Pads im Layout, denen eine elektrische Verbindung im Schaltplan entspricht. Letztendlich handelt es sich um einen Anschlußplan Ihres Projektes bevor Sie mit der Arbeit des Leiterbahnverlegens beginnen. Am Beginn Ihres Layouts mit allen Ihren zufällig verteilten Bauteilen, wird Ihnen dies als ein vollkommen konfuse Gewirr von Linien vorkommen. Deswegen nennt man dieses Bild auch "Rats Nest" (Rattennest).

Dieses Rattennest wird Sie zu Beginn sehr frustrieren, aber wenn Sie ein Bauteil bewegen, ziehen sich diese Linien automatisch mit. So können Sie sofort sehen, welche Bauteile miteinander verbunden sind ohne dass Sie zurück in den Schaltplan gehen müssten um ständig die Verbindungen zu prüfen bzw. die Präfixe der Bauteile zu vergleichen. Wenn Sie einmal dieses Feature



benutzt haben, wollen Sie es nicht mehr missen. Sogar wenn Sie einfache Projekte bearbeiten mit wenigen Dutzend Bauteilen würden Sie diese Funktion vermissen.

Mit der Luftlinienanzeige können Sie bereits die Ausrichtung Ihrer Bauteile optimieren, ohne dass Sie eine einzige Leiterbahn verlegt haben. Die Luftliniendarstellung zeigt Ihnen also höchst effizient zwischen welchen Pads Leiterbahnen verlegt werden müssen. Luftlinien verschwinden, wenn Sie Leiterbahnen zwischen den entsprechenden Pads verlegt haben. Auf diese Weise wird Ihr Layout Stück für Stück übersichtlicher. Wenn alle Luftlinien verschwunden sind, ist Ihr Projekt fertig geroutet.

### 12.3.8 Design Rule Check

Der Design Rule Check (DRC) bewirkt eine automatische Prüfung Ihres Projektes hinsichtlich elektrischer Verbindung, Leiterbahnabstände und anderer herstellungsbezogener Aspekte. Bei großen Designs ist es sehr unpraktisch, alle Bahnen von Hand zu prüfen. Hier kommt der DRC zur Anwendung, eine absolut unabdingbare Funktion für professionelles PCB-Design.

Prüfen Sie beispielsweise:

- Elektrischer Anschluß. Jede Leiterbahn Ihres Layouts wird daraufhin untersucht, ob tatsächlich elektrische Verbindung besteht.
- Isolationsabstand. Geprüft werden Abstände zwischen Leiterbahnen, Pads und Bauteilen.
- Herstellungstoleranzen, z.B. minimale/maximale Bohrlochgrößen, Leiterbahnbreiten, DuKo-Weiten, Restring-Weiten sowie Kurzschlüsse.

Ein kompletter DRC wird normalerweise durchgeführt, nachdem Sie Ihr Projekt beendet haben. Manche Layoutsysteme haben einen Echtzeit- (oft auch online-) DRC, der Ihnen Hinweise auf diesbezügliche Verletzungen bereits während des Layoutens gibt. Falsches Anschließen von Leiterbahnen oder Verletzen eines vorgegebenen Abstandes zwischen Leiterbahn und Pad...

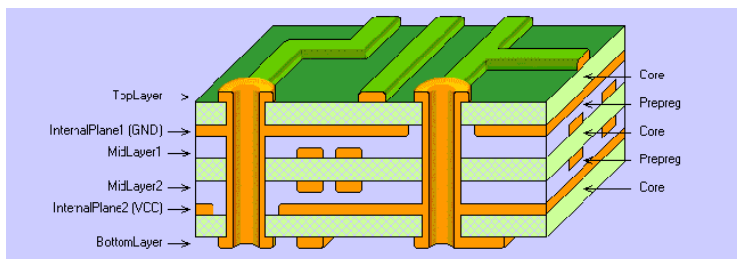
Wenn Sie über einen echtzeit DRC verfügen, nutzen Sie ihn. Er wird Ihnen gute Dienste leisten.

### 12.3.9 Echtzeit Datenintegration

Echtzeit Datenintegration (Forward Annotation) ist, wenn Sie Veränderungen an Ihrem bestehenden Layout über den Schaltplaneditor durchführen. Das Programm nimmt Ihre Schaltplan-Netzliste und die Bauteil Präfixe und importiert sie in Ihr Layout und führt die relevanten Veränderungen durch. Einige Layoutsysteme werden ebenfalls alte Leiterbahnen, die nicht angeschlossen sind, löschen. Forward Annotation automatisiert also den Abstimmungsprozess vom Schaltplan in Richtung Layout.

Back Annotation ist, wenn Sie Veränderungen auf Ihrem Layout vornehmen (z. B. "C1" zu "C2") und diese Information automatisch in Ihrem Schaltplan realisiert wissen wollen. Fortgeschrittenen Back-Annotation-Systeme erlauben auch Gattertausch an ICs und führen auch andere elektrische Veränderungen automatisch durch. Eigentlich sollte für Back-Annotation kein wirklicher Bedarf vorliegen.

### 12.3.10 Mehrlagen-Layout (Multilayer)



**Typische 6 Lagen Konstruktion**

## Kapitel 12: Leiterplatten-Layout-Tutorial

Ein Multilayer ist vielfach teurer und schwieriger zu produzieren als eine ein- oder doppelseitige Platine. Allerdings ermöglicht es eine viel höhere Dichte um z. B. Versorgungs- und Signalleitung zu routen. Wenn Sie die Signale durch die Innenlagen Ihrer Leiterplatte führen können, haben Sie die Möglichkeit, Ihre Bauteile viel dichter auf der Leiterplatte zu positionieren. Somit bekommen Sie ein viel kompakteres Design. Wenn Sie sich entscheiden, von "doppelseitig" nach "Multilayer" zu wechseln, seien Sie sich bewusst, dass dies eine Entscheidung mit weitreichenden Konsequenzen ist. Stellen Sie sicher, dass diese Technik hinsichtlich Leiterplattenumriss und der Dichte der Bestückung gerechtfertigt ist. Vergessen Sie es, einen Multilayer selbst herstellen zu wollen. Sie brauchen einen kommerziellen Hersteller. Die meisten Leiterplattenhersteller, die Hobbyisten bedienen, stellen keine Multilayer her.

Multilayer gibt es mit allen Anzahlen von Lagen. Dabei sind 4, 6 und 8-Lagen-Multilayer die häufigsten. Sie können sehr viel mehr Lagen in Auftrag geben, aber dann sind Sie im Bereich dessen, was man als sehr speziell bezeichnen würde. Technisch können Sie auch eine kuriose Anzahl von Lagen in Auftrag geben, z. B. 3 Lagen. Aber dies würde Ihnen keine Kostenersparnis gegenüber einem 4-Lagen-Multilayer bringen. Tatsächlich könnte ein 3-Lagen-Multilayer in Wirklichkeit teurer sein als ein 4-Lagen-Multilayer, da er vom Standard abweicht. Wenn Sie sich für die Multilayertechnik entschließen, dann stellen Sie sicher, dass Sie wirklich auch Gebrauch von allen Lagen machen. Es gibt keinen Grund, eine Lage unberührt zu lassen.

Bei einem Multilayer verwendet man typischerweise eine komplette Lage als Massefläche und eine andere als Versorgungslage (Power), mit evtl. wenigen Signalbahnen auf der Versorgungslage, falls nötig. Wenn Sie ein reines digitales Layout haben, dann wählen Sie eine komplette Versorgungslage. Wenn Sie Platz auf der oberen oder unteren Lage haben, dann können Sie jede beliebige zusätzliche Versorgungsleitung dort entlang führen. Versorgungslagen sind fast immer in der Mitte der Leiterplatte, die Massefläche befindet sich näher zu der oberen Kupferlage. Wenn Sie Ihre Versorgungslage nach innen gebracht haben, werden Sie erstaunt sein, wieviel Platz Sie für andere Signalbahnen haben. Es eröffnet Ihnen eine vollkommen neue Dimension des Routens.

Wenn auf Ihrer Versorgungslage ordentlich was los ist und Sie müssen viele Verbindungen herstellen, dann müssen Sie ggf von 4-Lagen auf 6-Lagen wechseln. 6-Lagen-Multilayer haben zumeist 4 Signallagen und zwei Lagen für die Versorgung. Mit sechs Lagen sind sie im Profibereich, mit 8 und mehr Lagen ebenso.

In der Multilayer-Technik haben Sie die Möglichkeit verschiedene Typen von Durchkontaktierungen zu wählen. Es gibt drei Formen: Standard, blind und vergraben. Standard-DuKos gehen durch das gesamte Board und können jede Lage (oben, unten oder innen miteinander) verbinden. Nicht angeschlossene Lagen wären hier allerdings Verschwendung. Blinde DuKos (Sacklöcher) reichen von einer Außenlage nur zu einer Innenlage. Das Loch dringt nicht bis zur gegenüberliegenden Seite durch. Diese DuKo ist blind, weil man nicht hindurchschauen kann. Vergrabene DuKos, "buried vias", verbinden lediglich die Innenlagen. Man kann von Außen gar nichts sehen. Das Loch ist vollkommen innen vergraben. Blinde und vergrabene DuKos sind teurer als standard DuKos aber sie sind durchaus gebräuchlich und manchmal sogar zwingend um sehr enge Designs hinzubekommen oder z. B. auch BGA's (Ball Grid Arrays) zu integrieren.

### 12.3.11 Versorgungslagen

Es ist hilfreich, wenn Sie Versorgungslagen verwenden, um "power" überall auf Ihrem Layout anbieten zu können. Dieses Vorgehen reduziert die Induktivität durch das Verlegen von Versorgungsbahnen sowie die Impedanz, die auf Ihre Bauteile wirkt. Ein Aspekt, der für Digitale High-Speed- Anwendungen unerlässlich ist. Versorgungslagen können auch in doppelseitigem Layout angewendet werden, wenn sich die meisten Ihrer Signallagen auf der Oberseite befinden.

Eine Versorgungslage ist grundsätzlich eine vollflächige Kupferlage, die entweder an Masse (GND) oder an Power oder an beides angeschlossen sein kann. Versorgungslagen befinden sich auf den Innenlagen Ihres Layouts, gewöhnlich auf den Lagen, die den äußeren Lagen am nächsten sind. Bei einem 4-Lagen-Board mit komplexer Versorgungsstruktur ist es üblich, eine Lage für Masse zu verwenden und eine andere für die verschiedenen positiven oder negativen Power-Verbindungen.

Die Ground- (Masse-) Leitung ist gewöhnlich die Bezugsverbindung Ihrer Signale so dass die Masselage Vorrang vor den Power-Lagen haben sollte. Viele Leiterplatten-Packages haben spezielle Power-Lagen, die invers zu Ihren normalen Signallagen funktionieren. Bei einer normalen Signallage wird davon ausgegangen, dass Ihre Leiterplatte frei von Kupfer ist und dass Ihre Signalbahnen in Kupfer dargestellt werden. Auf einer Versorgungslage hingegen wird davon ausgegangen, dass es sich um eine kupferkaschierte Fläche handelt, bei der beim Verlegen die Bahnen aus dem Kupfer herausgelöst werden. An diese Denkweise muß man sich etwas gewöhnen.

Eine einfache Versorgungslage wird überhaupt keine "Bahnen" aufweisen, sondern einfach eine geschlossene Fläche sein. Hier braucht man keinerlei "Bahnen" zu verlegen oder irgendwelches Kupfer zu entfernen. Erst bei komplexeren Layouts teilt man die Versorgungslagen ein, indem man "Bahnen" verlegt. Man tut dies um beispielsweise analoge und digitale Massen voneinander zu trennen, damit digitales Rauschen nicht in analoge Bereiche einkoppelt. Eine typischerweise getrennte Versorgungslage würde eine "Bahn" aufweisen, die in der Nähe des Input-Anschlusses oder eines Haupt Filterkondensators liegt und der Gegenseite der Fläche. Achten Sie darauf, dass Sie nicht aus Versehen eine Power-Schleife dadurch erstellen, indem Sie die beiden Hälften Ihrer Versorgungslage an die andere Seite Ihrer Leiterplatte anschließen.

Selbstverständlich sollten Sie die "Bahnen" auf der Versorgungslage am äußeren Rand der Leiterplatte herum legen. Dadurch stellen Sie sicher, dass die Versorgungsflächen nicht völlig bis zum Rand Ihrer Leiterplatte ausdehnen. Dies könnte nicht nur zu Kurzschlüssen zwischen den Versorgungslagen führen, sondern auch zu Kurzschlüssen durch Befestigungsmaterialien.

Sie müssen die in Ihrem Package eventuell vorgesehenen Versorgungslagen nicht benutzen, wenn Sie dies nicht mögen. Sie können ebenfalls eine gewöhnliche Signallage für Kupferflächen und Power-Leiterbahnen verwenden. Die durchaus vorhandenen Vorteile von angebotenen Versorgungslagen variieren allerdings von System zu System.

### 12.3.12 Gutes Erden (Masseflächen)

Erdung ist fundamental für das Funktionieren vieler Schaltungen. Sie bestimmt über das Funktionieren der gesamten Schaltung. Einige Grundsätze zur Erstellung geeigneter Masseflächen sollten Sie immer beachten:

- Verwenden Sie Kupfer und zwar viel davon. Je mehr Kupfer Sie verwenden, umso geringer ist die Impedanz. Aus elektrischen Gründen ist dies höchst wünschenswert. Verwenden Sie gefüllte Polygone oder Flächen wo immer möglich.
- Bei Multilayern verwenden Sie immer eine Lage für Masse (GND). Wählen Sie die Lage, die der oberen Signallage am nächsten ist.
- Führen Sie separate GND-Flächen, die sich auf wichtige Teile Ihrer Schaltung beziehen, zurück zu den Haupt Filterkondensatoren. Man kennt dies als "sternförmige Masse", da alle GND-Leitungen von einem zentralen Punkt ausgehen, was letztlich die Form eines Sternes annimmt. Gewöhnen Sie sich dies an, auch wenn Ihre Bauteile nicht kritisch sind. Separate GND-Verbindungen verhindern, dass Strom und Rauschen des einen Bauteils auf ein anderes Bauteil einwirken.
- Wenn Sie Masseflächen verwenden, teilen Sie die Massefläche auf, so dass Sie eine effiziente sternförmige Massefläche hinbekommen.
- Führen Sie erforderliche Kontakte direkt durch die Massefläche hindurch. Verwenden Sie soweit möglich keine weiteren Bahnen.
- Verwenden Sie mehrfach DuKos, damit die Impedanz der Leiterbahnen geringer wird.

### 12.3.13 Gutes Abblocken

Aktive Bauteile und Kontakte in Ihrem Layout, die signifikante Schaltströme aufnehmen, sollten immer abgeblockt sein. Dieses dient der "Glättung" eines Eingangsstroms in ein Bauteil. "Abblocken" bedeutet, einem Bauteil oder kritischen Punkt möglichst in nächster Nähe einen Kondensator vorzuschalten. Ein typischer Wert für einen Abblockkondensator ist 100nF wobei auch andere Werte, wie z. B. 10nF oder 1nF (für hohe Frequenzen) sowie 1µF oder 10µF (für niedrige Frequenzen) verwendet werden um verschiedene Abblockfrequenzen zu erreichen. Sie können ohne weiteres zwei oder drei verschiedenwertige Kondensatoren parallel einsetzen.

Mehrere, zu obigem Zweck eingesetzte Kondensatoren können NICHT durch einen einzigen Kondensator ersetzt werden. Dieser könnte nämlich die gesamte Wirkung der einzelnen Abblockkondensatoren zunichte machen. Es ist nicht ungewöhnlich, wenn in großen Designs hunderte von Abblockkondensatoren verwendet werden. Nehmen Sie mindestens einen Abblockkondensator pro IC oder pro anderer kritischer Schalteinheit, wenn möglich. In kritischen Designs werden häufig spezielle niederfrequente ESR-Kondensatoren (ESR = Equivalent Series Resistance) angewandt, z. B. in Schaltnetzteilen.

### 12.3.14 Hochfrequenz-Designs

Störende Induktivität, Kapazität, sowie Impedanz müssen vor allem bei Hochfrequenz-Designs berücksichtigt werden. Wenn Ihr Signal zu schnell ist, und die Leiterbahn zu lang ist, dann kann die Leiterbahn die Eigenschaften eines "Senders" annehmen. Wenn Sie keine geeigneten Schutztechniken anwenden, werden Sie Störungen durch Reflexionen und andere Einflüsse mangelnder Signalintegrität erhalten.

Eine kritische Leiterbahnlänge wird erreicht werden, wenn sich die Ausbreitungszeit des Signals an die Gesamtlänge der Leiterbahn angleicht. Auf Standard FR4 Leiterplatten breitet sich ein Signal grob ausgedrückt 6 Zoll pro Nanosekunde aus. Als Faustformel gilt: kritisch wird es wenn ihre Leiterbahnlänge bereits die Hälfte dieses Wertes erreicht. In der Realität kann es auch wesentlich weniger sein. Bedenken Sie, dass digitale Rechteck-Signale zwar harmonisch aufgebaut sind, ein digitales 100MHz Signal durchaus aber Anteile enthalten kann, die im GHz-Bereich liegen.

Im Hochfrequenzdesign ist eine Massefläche unabdingbar um die Signalintegrität zu erhalten und um gleichermassen EM-Emissionen zu reduzieren. Hochfrequenzdesign erlaubt Leiterbahnen mit "gesteuerter Impedanz", die zur Stromquelle und zur Ladung passen. Auch ist es möglich, Signale eng an ihre Bezugsleitung (GND) zu koppeln. Es gibt mehrere Möglichkeiten, "Sender-" Leitungen mit gesteuerter Impedanz zu generieren. Die beiden häufigsten Methoden sind "Microstrip" und "Stripline". Ein "Microstrip" ist nichts anderes als eine Leiterbahn auf dem Top-Layer mit einer Gleichlaufenden Masseleitung darunter. Die Berechnung der charakteristischen Impedanz eines Microstrips ist relativ komplex. Es basiert auf der Leiterbahnlänge, der Leiterbahnbreite, dem Höhenabstand zur GND-Bahn und der relativen Durchlässigkeit des Leiterplatten-Basismaterials. Dies macht deutlich, warum es wichtig ist, GND-Lagen in die Nähe des Top-Layers zu positionieren.

Eine "Stripline" ist einem "Microstrip" ähnlich, hat aber eine zusätzliche GND-Lage über sich. In diesem Fall müßte die Signalleitung sich also in einer der Innenlagen befinden. Der Vorteil von "Stripline" gegenüber "Microstrip" ist, dass der Großteil elektromagnetischer Strahlung sich innerhalb zweier GND-Lagen befindet. Es gibt viele Programme und Kalkulationstabellen, die die Abweichungen zwischen Microstrip und Stripline berechnen. Einige brauchbare Informationen und Faustregeln für Hochfrequenzdesign sind:

- Halten Sie hochfrequente Leiterbahnen so kurz wie möglich.
- Vermeiden Sie es, kritische Hochfrequenz-Leiterbahnen durch Aussparungen der Massefläche hindurch zu verlegen. Dies führt zu Diskontinuitäten bei der Signalmrückführung und kann EMV-Problemen führen. Vermeiden Sie Aussparungen in der Massefläche wo immer möglich. Eine Aussparung unterscheidet sich von einer geteilten Massefläche. Geteilte Masseflächen sind wiederum sehr gut, wenn Sie hochfrequente Signale gemeinsam auf einem Bereich der Massefläche führen.
- Platzieren Sie einen Entkopplungskondensator pro Power-Kontakt.
- Wenn möglich führen Sie die Power Kontakte von ICs zunächst direkt zu einem Abblockkondensator und dann zu der Versorgungslage. Das wird das Schalt-Rauschen auf der Versorgungslage reduzieren. Bei sehr hochfrequente Designs allerdings führen Sie den Power-Anschluss des ICs direkt zu der Versorgungslage. Hier geht geringere Induktivität vor geringerem Rauschen auf der Power-Lage...
- Bedenken Sie, dass DuKos Diskontinuitäten in der Charakteristik der Impedanz eines "Senders" hervorrufen.
- Um Übersprechen zwischen zwei Leitungen, die über einer Massefläche verlaufen zu minimieren, minimieren Sie den Abstand zwischen Signalbahn und Massefläche und maximieren Sie den Abstand zwischen den Beiden Signalleitungen.
- Der Kopplungskoeffizient ist gegeben durch:  $1/(1+(\text{Abstand zwischen den Leiterbahnen}/\text{Höhenabstand zur Massefläche})^2)$
- Dukos mit kleinerem Durchmesser haben geringere parasitäre Induktivität und sind umso mehr zu bevorzugen, je höher die Frequenz auf der Leiterplatte.
- Schließen Sie Ihren Haupt-Power-Eingang nicht direkt an Ihre Versorgungslage an sondern schließen Sie Filterkondensator(en) dazwischen.

### 12.3.15 Beidseitige Bestückung

Bauteile auf beiden Seiten der Leiterplatte zu bestücken hat viele Vorteile und scheint immer beliebter zu werden. Der wichtigste Grund ist natürlich die Größe der Leiterplatte. Wenn ein bestimmter Umriss nicht überschritten werden darf und nicht alle Bauteile auf eine Seite passen, dann kommt beidseitige Bestückung in Frage. Der zweite Grund liegt in elektrischen Erfordernissen. Häufig bei engen Layouts, dicht mit High-Speed SMD-Bauteilen bestückt, gibt es entweder keinen Platz für Abblockkondensatoren oder sie können nicht nah genug platziert werden, um zu wirken. Ball Grid Arrays (BGAs) sind so eine Art Bauteil, die davon profitieren, wenn die Abblockkondensatoren sich auf der Unterseite des Boardes befinden. Es gibt tatsächlich Designs, die lediglich Abblockkondensatoren auf der Unterseite haben. Dies ermöglicht es, die Abblockkondensatoren so dicht als möglich an die Power-Pins der gewünschten Bauteile zu bringen.

Weihen Sie Ihren Bestücker in Ihr Vorhaben beidseitiger Bestückung ein. Er sagt ihnen dann was geht und was nicht.

### 12.3.16 Autorouter

"Echte Leiterplatten-Designer verwenden keinen Autorouter" heißt es oft. Während viele zustimmend nicken, werden sie aber oft von der Realität überholt und ziehen den Gebrauch eines Autorouters in Erwägung.

Autorouten heißt, das Leiterbahnverlegen seiner Software zu überlassen. Wenn Sie es zulassen, wird der Autorouter Ihr gesamtes Layout routen. Die meisten der mittleren bis top-Systeme bieten Autorouter an und die Theorie, die sich hinter Autoroutern verbirgt, ist irrsinnig. Künstliche Intelligenz und neuronale Technologie sind die diesbezüglichen Zauberwörter der Marketing-Strategen. Wenn ein Autorouter also Ihr Layout routen kann, warum sollten Sie ihn nicht immer verwenden? Automatisiert er nicht den banalen Prozess des Leiterbahnverlegens? Die Antworten sind vielschichtig und kompliziert doch unabhängig davon, wie gewitzt Ihr Autorouter ist, er kann keinen menschlichen Designer ersetzen. Es ist ungefähr so, als wollten Sie einem Computer mitteilen, ein Bild für Sie zu malen. Wenn Sie Ihrem Computer genug Informationen geben, wird wahrscheinlich irgend etwas erkennbares dabei herauskommen aber es hätte keinen künstlerischen Anspruch, erst recht wäre es keine "Mona Lisa".

Viele Leute denken, ein Autorouter wäre ein Hilfsmittel für die weniger erfahrenen Leiterplattendesigner. Das Gegenteil trifft zu. In den Händen eines unerfahrenen Designers kann ein Autorouter ein völliges Durcheinander verursachen. In den Händen eines erfahrenen Designers hingegen kann ein Autorouter exzellente Ergebnisse erzielen und zwar viel schneller als ein Mensch es könnte.

Autorouter sind sehr hilfreich, wenn Sie auf komplexen Boards Bereiche mit wenig Raum zum Leiterbahnverlegen haben, die aber elektrisch eher unkritisch sind. Als unkritisch würde man etwa Bereiche mit niedrigen Frequenzen oder mit statischen Steuersignalen, wie z.B. LED Displays, Schalter und Relais einstufen, um nur einige zu nennen. Bessere Autorouter erlauben es Ihnen exakt zu spezifizieren, wie Sie elektrisch bedeutsame Signale geroutet haben wollen. In der Zeit aber, in der Sie Ihrem Autorouter in allen Einzelheiten mitgeteilt haben, welche Verbindung sie wie geroutet haben wollen, haben Sie oft das Signal auch schon mit Hand verlegt. Lassen Sie einen Autorouter niemals Ihr ganzes Board routen, da kommt meistens nichts Brauchbares dabei heraus. Aber wenn Sie ihn über einen speziellen, unkritischen Bereich Ihrer Leiterplatte laufen lassen, bekommen Sie mitunter exzellente Ergebnisse, von handgerouteten nicht zu unterscheiden.

Sie können auch nur ein einziges Signal von einem Autorouter verlegen lassen. Das kann am Ende der Layoutarbeit hilfreich sein, wenn Sie mit einem Signal nicht zurandekommen.

Wenn Sie kein erfahrener Layouter sind, dann lassen sie die Finger von einem Autorouter. Das kann nicht deutlich genug betont werden. Echte Layouter verwenden keine Autorouter!

### 12.3.17 Autoplatzierer

Die meisten der High-End CAD Layoutsysteme bieten Autoplatzierer (engl.=Autoplacer), also eine Funktion zum automatischen Platzieren der Bauteilgehäuse auf dem Layout, an. Professionelle Leiterplattendesigner verwenden keine Autoplacer. So einfach ist das. Verlassen Sie sich nie auf eine automatische Funktion, die Ihr Layout optimieren soll. Das funktioniert nicht, es sei denn es handelt sich um ein sehr simples Layout (egal was die Softwarehersteller sagen). Einen positiven Effekt hat diese Funktion aber allemal. Sie hilft Ihnen, Ihre Gehäuse zunächst schon mal auf Ihrem Layout zu verteilen.

## 12.4 Leiterplattenherstellung

In den folgenden Ausführungen werden Design-Aspekte mit Hinblick auf eine Produktion bei einem professionellen Leiterplattenhersteller behandelt.

### 12.4.1 Nutzen setzen

Ein Nutzen ist nichts Anderes als eine große Leiterplatte, die viele identische Kopien Ihres Layouts beinhaltet. Da die Einrichtungskosten für jede einzelne Leiterplatte sehr hoch wären, sollten so viele Kopien wie möglich auf eine Platte gebracht werden, um diese Kosten zu reduzieren. Wenn Sie Ihre Leiterplatte(n) mit einer pick-and-place-Maschine automatisch bestücken lassen wollen, dann sollten Sie ebenfalls so viele Kopien wie möglich auf einen "Nutzen" setzen.

Ein Nutzen wird auch Montagestreifen auf Ober-, und Unterseite haben, die eine automatische Handhabung des Nutzens erlauben. Die verschiedenen Hersteller werden unterschiedliche Nutzengrößen gemäß Ihrer Produktionsbedingungen haben. Auch werden die einzelnen Layouts mit verschiedenen Arten von "Sollbruchstellen" umgeben sein, damit man sie nach Produktion/Bestückung leicht aus dem Nutzen herauslösen kann. Sprechen Sie mit Ihrem Leiterplattenhersteller/Bestücker zu diesem Thema.

### 12.4.2 Befestigungsstreifen

Befestigungsstreifen sind freie Streifen am Rand des Nutzens ( auf Ober- und Unterseite des Boards), die das Einspannen in Werkzeuge ermöglichen. Sie beinhalten Montagelöcher, Passermarken, und andere Informationen f. d. Herstellung , falls nötig. Standard Lochweiten sind 2,4mm und 3,2mm. Vier Montagelöcher pro Nutzen, an jeder Ecke eines, sind üblich. Befestigungsstreifen werden entweder mit Ausbrüchen oder Rillen versehen, die an Ihr Layout grenzen, zum Ausbrechen der Layouts.

### 12.4.3 Passermarken

Passermarken werden auf dem Layout platziert und dienen der visuellen Ausrichtung. Sie werden für die automatische Bestückung als Referenzpunkte benötigt. Per Videokamera werden solche Referenzpunkte identifiziert. Auf einem Nutzen sollten sich 3 Passermarken befinden (global fiducials), an den Ecken unten rechts und links und oben links. Sie sollten 5mm Abstand zum Rand des Nutzens haben. Sie können auf dem Befestigungsstreifen angebracht sein. Sie haben die Form eines runden Pads mit Durchmesser 1,5mm.

Passermarken-Pads sollten nicht mit Lötstopplack bedeckt sein (plus 3mm Zugabe!). Das Pad kann reines Kupfer sein oder verzinkt, wie jedes normale Pad. Zwei diagonal angeordnete Passermarken sollten sich ebenfalls in der Nähe von SMD-Bauteilen mit besonders engem Lötfußchen-Abstand befinden.

### 12.4.4 Wärmefallen

Wenn Sie ein SMD-Bauteil an eine größere Kupferfläche löten wollen, dann fließt sehr schnell Wärme in die Kupferfläche ab. Das Kupfer verhält sich wie eine Wärmesenke. Das kann zu kalten (nicht leitenden) Lötstellen und anderen Problemen beim Löten führen.

Hier ist die Verwendung von Wärmefallen zu empfehlen, gewöhnlich 4 kleinere Kupferstreifen, die den Lötspunkt an die Kupferfläche anschließen. Das Generieren von "Wärmefallen" ist eine Funktion in vielen Layoutsystemen.

### 12.4.5 Verzinnung

Überlegungen zum Thema Löten/Verzinnung sollten bereits während des Layoutens der Leiterplatte gemacht werden.

Es gibt drei wesentliche Löttechniken: Hand, Welle und Reflow.

Handlöten ist die traditionelle Methode, typischerweise bei Prototypen und Kleinserien angewendet. Wesentliche Einflüsse im Hinblick auf das Layout beziehen sich auf einen Zugang für die Lötspitze und Wärmefallen für die Pads. Bei nicht durchkontaktierten doppelseitigen Leiterplatten sollte daher ausreichend Raum zwischen den Bauteilen der Bestückungsseite gelassen werden

Das Welle-Löten ist ein üblicher Prozess, der für SMD und durchkontaktiertes Löten verwendet wird. Es bedeutet, dass man die gesamte Leiterplatte über ein Bad geschmolzenen Lötzinns führt. Lötstoppsmasken sind in diesem Fall absolut notwendig, um zu verhindern, dass es zu Kurzschlüssen/Brücken kommt.

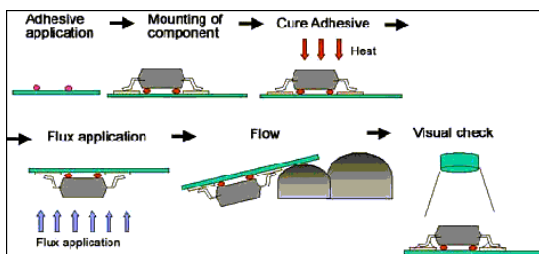
Wenn man layoutet muss man dann darauf achten, dass sich kleine Bauteile nicht im "Wellenschatten" größerer Bauteile befinden. Die Leiterplatte wird in einer Richtung durch die "Welle" geführt, so dass es eine Fehlstelle der Lotbedeckung hinter größeren Bauteilen gibt. SMD Bauteile werden an die Leiterplatte geklebt, bevor Welle gelötet wird.

Reflow-Löten ist die neuere Technik und gebräuchlich für SMD-Technik. Die unbehandelte Leiterplatte wird zunächst mit einer Lötpastenmaske über den Pads bedeckt. Dazu braucht man vorgefertigte Schablonen, sog. "Stencils". Danach wird jedes Bauteil platziert und ggf. durch Klebepunkt am Platz gehalten. Das gesamte Board wird so bestückt in einen Infrarot- oder Stickstoff-Ofen geschoben und "gebacken". Die Lötpaste schmilzt, "reflows", auf Pads und Bauteilbeinchen, um so den Kontakt herzustellen.

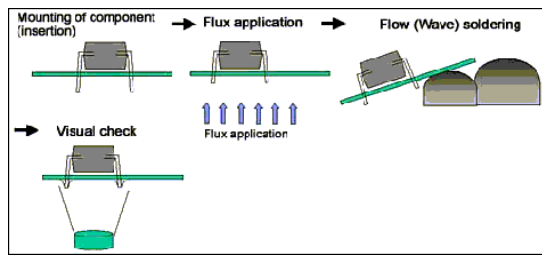
Eine neue Reflow-Methode, die man pin-in-paste nennt oder "intrusives" Reflow, gibt es für durchgebohrte Bauteilbeinchen.

Kombinationen von Welle und Reflow gibt es für Leiterplatten, die einen Mix von Durchkontaktierungen, durchgebohrten Bauteilbeinchen und SMD-Bauteilen aufweisen.

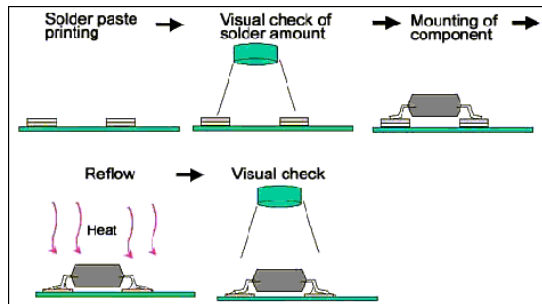
Welle-Löten ist billiger, hat aber Grenzen hinsichtlich der Dichte der Bauteilplatzierung. Reflow ist komplexer und teurer, aber erlaubt das Löten eng bestückter, insbesondere SMD-bestückter Leiterplatten.



SMD Welle-Löten



Welle-Löten für Durchgebohrte Bestückung



SMD Reflow-Löten

### 12.4.6 Aspekte der Leiterplattenherstellung

Eine Leiterplatte besteht normalerweise aus einem Fiberglassubstrat (der Platte), die gewöhnlich 1,6mm dick ist. Andere Dicken sind 0,8mm oder auch 2,4mm. Es gibt verschiedenartiges Basismaterial, am verbreitetsten ist ein Epoxidharzgewebe, das man FR4 nennt. Dieses Material hat bekannte Eigenschaften, die typischen technische Daten, sind in folgender Tabelle dargestellt.

Der am häufigsten genannte Wert ist die Dielektrizitätskonstante. Dieser Wert ist wichtig für die Berechnung der "Sendereigenschaften" von Hochfrequenzleitungen und anderen Effekten. FR4 wird aus Fiberglas und Harz hergestellt. Glas hat eine Dielektrizitätskonstante von etwa 6 und Epoxidharz hat eine Dielektrizitätskonstante von etwa 3 so dass ein FR4 Basismaterial eine Dielektrizitätskonstante von zwischen weniger als 4 bis fast 5 annehmen kann.

-----  
Typische FR4 Eigenschaften:

Dielektrizitätskonstante	3.9 bis 4.8
Dielektrische Schwelle	39kV/mm
Wasserabsorption	<1.3%
Gleichstrom Verlustfaktor	0,022
Thermale Ausdehnung	16-19ppm/°C

Hinweis: Diese Werte können variieren. Befragen Sie Ihren Leiterplattenhersteller. □

Andere exotische Basismaterialien, wie Teflon sind ebenfalls erhältlich, sie werden aber nur für besondere Designs verwendet, die ein höherwertiges Ausgangsmaterial erfordern. Es gibt auch billigere Materialien als FR4, auf Phenol Basis oder CEM-1. Diese sind zwar Hobbyqualitäten, werden aber in Massenprodukten der Konsumgüterindustrie verwendet, weil sie billig sind. Sie sind für Durchkontaktierungen nicht geeignet, ebensowenig für Designs mit engen Toleranzen.

Blankes Basismaterial, das mit Kupfer bedeckt ist, nennt man "kupferkaschiert". Ein Multilayer-Board wird durch verschiedene Materialtypen hergestellt, die durch vorimprägnierte Haftvermittler-Lagen verbunden werden, sog. "Preimpregnated Bonding Layers", auch bekannt als "prepreg".

Es gibt verschiedene Techniken, wie diese zueinander gefügt werden und diese Techniken geben auch vor, was man mit Flächen oder mit blinden/vergrabenen DuKos machen kann. Sprechen Sie mit Ihrem Leiterplattenhersteller um dies zu ermitteln.



### 12.4.7 Oberflächenbehandlung

Verschiedene Oberflächenbehandlungen für Leiterbahnen und Pads werden angeboten. Billige Ein- und zweiseitige Leiterplatten ohne Lötstopmmaske werden typischerweise lediglich verzinnt. Achten Sie auf potentielle Kurzschlüsse zwischen Leiterbahnen bei dieser Methode.

Leiterplatten, die von professionellen Leiterplattenherstellern gefertigt werden, haben normalerweise eine Lötstopmmaske über dem blanken Kupfer (SMOBC) und eine Verzinnung auf den Pads und Durchkontaktierungen, die in Hot Air Levelling-Technik hergestellt werden. Hot Air Levelling führt bei den meisten SMD-Bauteilen dazu, dass sie flach auf dem Board sitzen. Für große, kritische SMD-Bauteile ist eine Goldauflage denkbar. Das führt zu einer extrem flachen Oberflächenfinish insbesondere bei Bauteilen mit engem Pitch (Pitch=Abstand der Bauteilfüßchen zueinander).

Abziehbare Lötstoppmasken sind ebenfalls erhältlich. Man verwendet sie für das temporäre Maskieren eines Bereiches der Leiterplatte während des Welle-Lötens oder der normalen Verzinnung.

### 12.4.8 E-Test

Sie können Ihre Leiterplatte auf die elektrische Kontinuität der Signale und auf Kurzschlüsse schon während des Fertigungsprozess testen lassen. Dies wird in einer automatisierten "flying probe" oder mit einem Nagelbett ("bed of nails") -Testautomaten durchgeführt. Es wird geprüft, ob die Kontinuität Ihrer Leiterbahnen Ihrem Layout-file entspricht. Es mag etwas mehr kosten, rechnet sich aber durchaus bei Multilayer-Platinen, da Kontaktfehler auf den Innenlagen nur sehr schwer reparabel sind.

### 12.4.9 Unterschrift

Gleich einem Gemälde ist Ihre Leiterplatte unvollständig, wenn sie nicht Ihren Namen oder Ihr Namenszeichen enthält. Die Unterschrift kann jegliche Form annehmen, Ihr Name, Ihre Initialen oder ein witziges Symbol. Was immer es auch ist, fügen Sie etwas auf einer der Kupferebenen oder auf der Bestückungsdruckebene hinzu.

### 12.4.10 Wenn Sie Ihre Leiterplatte zum Hersteller schicken...

Das erste was Sie wissen müssen ist das Datenformat in welchem Sie das Leiterplattenfile zu Ihrem Leiterplattenhersteller schicken. In Australien gilt als Standardformat jede Version von Protel (AutoTrax, PFW2.8, 99SE, DXP etc). Jeder Hersteller in Australien wird es begrüßen ein Protel-File zu bekommen. Viele werden auch Files anderer Marken annehmen, das müssen Sie bei Ihrem Leiterplattenhersteller erfragen. Wenn Sie direkt Ihr File verschicken, dann bekommen Sie genau die Leiterplatte geliefert, deren Layout Sie auf Ihrem Bildschirm sehen. Weichen Sie nur aus triftigem Grund von dieser Regel ab.

Gerber files sind das traditionelle und industriell anerkannte Format und alle größeren Leiterplattenhersteller werden sie akzeptieren. Viele Leiterplattenhersteller bestehen darauf, die Gerber-Files selbst zu erstellen. Sie möchten gerne die gesamte Kontrolle über den Produktionsprozess haben. Dass Sie Gerber files generieren ist also nicht nötig und eigentlich eine Sache, die der Vergangenheit angehört. Gerberdaten selbst zu generieren ist nicht eben trivial und daher eine häufige Fehlerquelle.

Ihr Leiterplattenhersteller wird Ihnen einige Informationen abverlangen, bevor er Ihnen ein Angebot unterbreitet. Hier ist eine Checkliste der wesentlichen Aspekte:

- Einen Referenzcode (Revisionsstand) Ihrer Leiterplatte. Das macht es für beide Seiten einfacher, den Entwicklungsstand nachzuvollziehen.
- Die gewünschte Herstellungszeit. 24 Stunden-Service wird deutlich mehr kosten als eine Produktionszeit von 2 Wochen.
- Die Herstellungsmenge
- Die Dicke der Leiterplatte (1,6mm; 0,8mm; 2,mm etc.). 1,6mm ist standard.
- Art des Basismaterials der Leiterplatte (FR4, Teflon etc). FR4 ist standard.
- Anzahl der Lagen
- Oberflächenbehandlung (SMOBC, HAL, Gold Flash etc). SMOBC und HAL ist standard.

## Kapitel 12: Leiterplatten-Layout-Tutorial

- Farbe der Lötstopmmaske und des Bestückungsdruckes
- Das Kupfergewicht (1oz, 2oz etc). 1oz ist standard.
- E-Test durchführen oder nicht. (Zu empfehlen bei Multilayern).
- Der minimale Leiterbahnabstand.
- Leiterplattenumriss
- Wollen Sie Ihre Leiterplatten als Nutzen oder einzeln ausgeschnitten?

Viele Leiterplattenhersteller haben einen Prototypenservice mit Festpreis, wobei sie so viele Layouts wie möglich auf einen Standardnutzen bringen. Zumeist zahlen Sie einmalige Einrichtungskosten. Das sind die Kosten für den Fotoplot und das Einrichten der Maschinen. Sollte die Leiterplatte ein weiteres mal hergestellt werden, entfallen diese.

Hiermit endet dieses Tutorial. Glauben Sie das dies alles ist was man über Leiterplattenlayout wissen muss?

Sollten Sie hier mit "Nein" antworten, haben Sie recht. Gutes Leiterplattenlayout erfordert viel Erfahrung, also nichts wie ran an Ihr neues Projekt.

**Fröhliches Routen!**