



1. 概括描述

TC8P53 是采用低功耗高速 CMOS 工艺设计开发的 8 位微控制器。其内部有 1024*13 位一次性可编程只读存储器 (OTP-ROM)。它提供一个保护用于防止用户在 OTP-ROM 中的程序被盗取; 拥有 15 个代码选项位以满足用户定制代码功能的需要。

利用其 OTP-ROM 特性, TC8P53 可以使用户方便的开发和校验程序。

2. 产品特性

- CPU 配置
 - 1Kx13 位片内 ROM
 - 32x8 位片内寄存器 (SRAM, 通用寄存器)
 - 5 级堆栈用于子程序嵌套
 - 小于 1.5mA @5V/4MHz
 - 典型值为 15uA, @3V/32KHz
 - 休眠模式下的典型值为 1uA
- I/O 端口配置
 - 1 组双向 I/O 端口: P6
 - 6 个 I/O 引脚
 - 唤醒端口: P6
 - 3 个可编程下拉 I/O 引脚
 - 5 个可编程上拉 I/O 引脚
 - 5 个可编程漏极开路 I/O 引脚
 - 外部中断: P60
- 工作电压范围:
 - OPT 版本:
工作电压范围: 2.3V~5.5V
- 工作温度范围: 0°C~70°C
- 工作频率范围(基于 2 个时钟周期):
 - 晶体模式:
DC~20MHz/2clks@5V;DC~100ns inst. cycle@5V
DC~8MHz/2clks@3V;DC~250ns inst. cycle@3V
DC~4MHz/2clks@2.3V;DC~500ns inst. cycle@2.3V
HXT 系统频率与 LXT 系统频率的临界点为 400KHz.
 - ERC 模式:
DC~4MHz/2clks@5V;DC~500ns inst. cycle@5V
DC~4MHz/2clks@3V;DC~500ns inst. cycle@3V
DC~4MHz/2clks@2.3V;DC~500ns inst. cycle@2.3V
 - IRC 模式:
振荡模式: 4MHZ, 8MHZ, 1MHZ, 455KHZ
制程漂移: TYP±5.5%~±6%
温度偏差: ±10% (0°C~70°C)

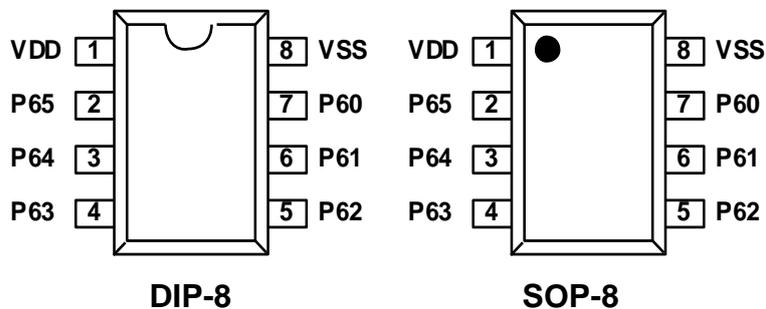


TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

- 外设配置
 - 8 位实时时钟/计数器 (TCC), 可编程选择其信号源、触发边沿, 溢出产生中断
- 三种中断源:
 - TCC 溢出中断
 - 输入端口状态改变中断 (可使微控制器从休眠模式唤醒)
 - 外部中断
- 专有特性
 - 自由运行的可编程看门狗定时器
 - 省电模式 (休眠模式)
 - 可选振荡模式
- 其它
 - 可编程振荡器启动时间的预分频比
 - 具备一个保护寄存器以防止 PTO ROM 中的程序代码被窃取
 - 具备一个配置寄存器以满足用户的需求
 - 一个指令周期包含两个时钟周期
- 封装类型:
 - DIP-8、SOP-8

3. 引脚分配





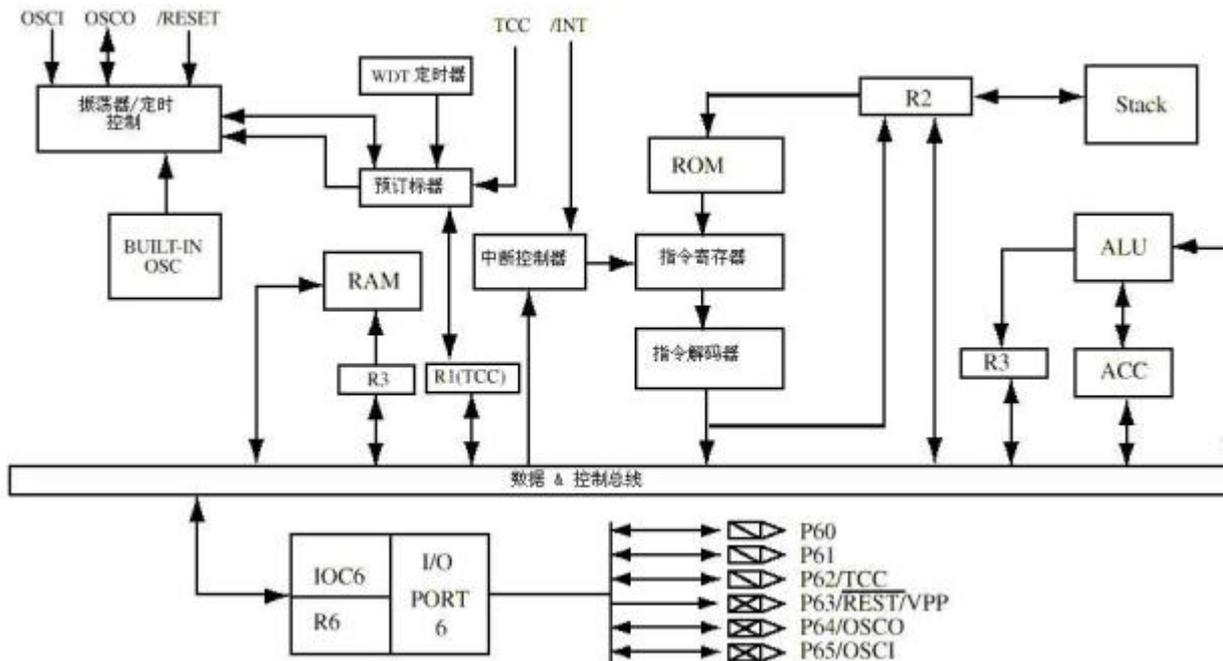
4. 引脚描述

表 1 TC8P53 引脚描述

符号	I/O 类型	功能
P65/OSCI	I/O	<ul style="list-style-type: none"> *通用 I/O 引脚 *外部时钟信号输入 *XT 振荡器输入引脚 *上拉/漏极开路 *引脚状态变化将单片机从休眠模式唤醒
P64/OSCO	I/O	<ul style="list-style-type: none"> *通用 I/O 引脚 *外部时钟信号输入 *XT 振荡器输入引脚 *上拉/漏极开路 *引脚状态变化将单片机从休眠模式唤醒
P63//RESET/Vpp	I	<ul style="list-style-type: none"> *置为/RESET 时低点平引起复位 *编程电压输入引脚 *引脚状态变化将单片机从休眠模式唤醒 *正常模式下电压不得高于 Vdd *置为/RESET 时有上拉
P62/TCC	I/O	<ul style="list-style-type: none"> *通用 I/O 引脚 *上拉/下拉/漏极开路 *引脚状态变化将单片机从休眠模式唤醒 *外部时钟/计数器信号输入引脚
P61	I/O	<ul style="list-style-type: none"> *通用 I/O 引脚 *上拉/下拉/漏极开路 *引脚状态变化将单片机从休眠模式唤醒 *编程模式下斯密特触发输入
P60/INT	I/O	<ul style="list-style-type: none"> *通用 I/O 引脚 *上拉/下拉/漏极开路 *引脚状态变化将单片机从休眠模式唤醒 *编程模式下施密特触发输入 *下降沿触发的外部中断输入引脚
VDD	-	电源正极
VSS	-	*电源地



5. 功能描述



5.1. 操作寄存器

5.1.1 RO (简介寻址寄存器)

RO 并非实际存在的寄存器。它的主要功能是作为间接寻址指针。任何以 RO 为指针的指令，实际上是对 RAM 选择寄存器 R4 所指向地址的数据内容进行操作。

5.1.2 R1 (定时/计数器)

- ◆ TCC 引脚上的外部信号边沿或内部指令周期时钟触发（由 CONT 寄存器的 TE 位设定），会使 TCC 寄存器加 1。
- ◆ 像其他寄存器一样可读/写。
- ◆ 通过复位 PAB 位（CONT-3）设定。
- ◆ 如果 PAB bit（CONT-3）被复位，预分频器分配给 TCC。
- ◆ 写入一个值到 TCC 寄存器后，TCC 计数器的内容会被刷新。

5.1.3 R2 (程序计数器 PC) 和堆栈

- ◆ 根据具体的器件类型，R2 和硬件堆栈为 10 位宽。图 3 描绘了相关结构图。
- ◆ 生成 1024×13 位程序指令代码的片内 OTP ROM 地址。一个程序页为 1024 字长。
- ◆ 复位条件下，R2 所有位均清“0”。
- ◆ "JMP" 指令直接加载程序计数器的低 10 位。因此，"JMP" 允许 PC 跳转到一个程序页的任何位置。
- ◆ "CALL" 指令首先加载 PC 的低 10 位，然后将 PC+1 推入堆栈。因此，子程序的入口地址可位于一个程序页的任何位置。
- ◆ "RET" ("RETL k", "RETI") 加载栈顶值到程序计数器（PC）中。
- ◆ "ADD R2,A" 允许将 A 寄存器的值加到当前 PC，PC 的第 9 和第 10 位清 0。
- ◆ "MOV R2,A" 允许从 A 寄存器中加载一个地址值到 PC 的低 8 位，PC 的第 9 和第 10 位保持不变。
- ◆ 任何向 R2 写入的指令（例如，"ADD R2,A", "MOV R2,A", "BC R2,6", 等）将会使 PC 的第九和第十位



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

(A8~A9)清零。因此,经计算后的跳转位置只能位于一个程序存储器页的头 256 地址空间中。

- ◆ 所有指令均是单指令周期指令(fclk/2 或 fclk/4),但会改变 R2 寄存器内容的指令除外,这些指令的执行需要一个或多个指令周期。

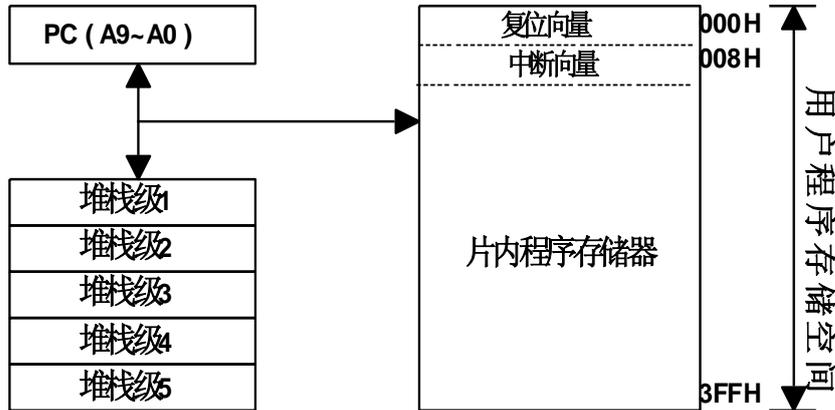


图 5-2 程序计数器结构图

地址	R PAGE 寄存器		IOC PAGE 寄存器	
00	R0	(简洁寻址寄存器)	保留	
01	R1	(定时/计数器)	CONT	(控制寄存器)
02	R2	(程序计数器)	保留	
03	R3	(状态寄存器)	保留	
04	R4	(RAM 选择寄存器)	保留	
05	R5	(Port5)保留	IOC5	(I/O 端口控制寄存器)
06	R6	(Port6)	IOC6	(I/O 端口控制寄存器)
07	保留		保留	
08	保留		保留	
09	保留		保留	
0A	保留		保留	
0B	保留		IOCB	(下拉控制寄存器)
0C	保留		IOCC	(漏极开路控制寄存器)
0D	保留		IOCD	(上拉控制寄存器)
0E	保留		IOCE	(看门狗定时器控制寄存器)
0F	RF	(中断转台寄存器)	IOCF	(中断屏蔽寄存器)
10	通用寄存器			
.				
.				
2F				

图 5-3 数据存储器配置

5.1.4 R3 (状态寄存器)



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RST	GP1	GPO	T	P	Z	DC	C

- Bit 7 (RST): 复位类型位
0: 代表其它复位类型引发唤醒复位方式
1: 代表引脚状态改变引发控制器从休眠模式唤醒方式
- Bit 6~5 (GP1~0): 通用读/写位。
- Bit 4 (T): 时间溢出标志位, 执行 SLEP 或 WDTC 指令或上电后置 1, WDT 溢出是清 0.
- Bit 3 (P): 省电标志位。上电或执行"WDTC"指令时置"1", 执行"SLEP"指令时复位为"0"。
- Bit 2 (Z): 零标志位。当算术或逻辑运算的结果为 0 时置"1"。
- Bit 1 (DC): 辅助进位标志位
- Bit 0 (C): 进位标志位

5.1.5. R4(RAM 选择寄存器)

- Bits 7 ~ 6: 为通用读/写位
见图 4 数据存储配置
- Bits 5 ~ 0: 在间接寻址模式下, 用于选择寄存器(地址:10F~2F)
参见图 4 所示数据存储结构。

5.1.6 R6 (Port 6)

R6 为 I/O 寄存器

P63 仅用作输入引脚

5.1.7 RF (中断状态寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	EXIF	ICIF	TCIF

- "1"表示有中断请求, "0"表示没有中断产生。
- Bits 7 ~ 3: 未用
- Bit 2 (EXIF): 外部中断标志位。由/INT 引脚信号的下降沿触发置 1, 由软件清零
- Bit 1 (ICIF): Port 6 输入状态改变中断标志位。Port 6 输入状态改变时触发置 1, 由软件清零
- Bit 0 (TCIF): TCC 溢出中断标志位。TCC 溢出时置 1, 由软件清零
- RF 寄存器可由指令清零, 但不由指令置 1
- IOCF 寄存器为中断屏蔽寄存器

注意: 从 RF 寄存器中的读取值为 RF 值和 IOCF 值的“逻辑与”的结果。

5.1.8 R10~R2F 通用寄存器

5.2. 特殊功能寄存器

5.2.1 A (累加器) 用于内部数据传输, 或指令操作数保持。不可寻址。

5.2.2 CONT (控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	/INT	TS	TE	PAB	PSR2	PSR1	PSR0



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

- Bit 7: 未使用。
- Bit 6 (INT): 中断使能标志位. 0: 被 DISI 或硬件中断屏蔽 1: 被 ENI/RETI 指令使能
- Bit 5 (TS): TCC 信号源选择位 0: 内部指令周期时钟, P62 为双向 I/O 引脚。1: TCC 引脚的跳变信号
- Bit 4 (TE): TCC 信号边沿选择位 0: TCC 引脚信号由低变到高时 TCC 计数器加 1 1: TCC 引脚信号由高变到低时 TCC 计数器加 1
- Bit 3 (PAB): 预分频器分配位 0: TCC 1: WDT
- Bit 2 (PSR2) ~ 0 (PSR0): TCC/WDT 预分频比选择位

PSR2	PSR1	PSR0	TCC RATE	WDT RATE
0	0	0	1: 2	1: 1
0	0	1	1: 4	1: 2
0	1	0	1: 8	1: 4
0	1	1	1: 16	1: 8
1	0	0	1: 32	1: 16
1	0	1	1: 64	1: 32
1	1	0	1: 128	1: 64
1	1	1	1: 256	1: 128

- CONT 寄存器可读写

5.2.3 IOC6 (I/O 控制寄存器)

- 为“1”时, 相关 I/O 引脚置为高阻态; 为“0”时, 相关 I/O 引脚置为输出。
- IOC6 均为可读/写寄存器。

5.2.4 IOCB (下拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	/PD6	/PD5	/PD4	--	--	--	--

- Bit 7: 未使用。 0: 使能内部下拉功能 1: 禁止内部下拉功能
- Bit 6 (/PD6): P62 引脚下拉功能使能控制位
- Bit 5 (/PD5): P61 引脚下拉功能使能控制位
- Bit 4 (/PD4): P60 引脚下拉功能使能控制位
- Bit 3: 未使用
- Bit 2: 未使用
- Bit 1: 未使用
- Bit 0: 未使用
- IOCB 为可读/写寄存器。

5.2.5 IOCC (漏极开路控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	--	OD5	OD4	-	OD2	OD1	OD0

- Bit 7: 未使用。 0: 禁止漏极开路输出 1: 使能漏极开路输出
- Bit 6: 未使用
- Bit 5 (OD5): P65 引脚漏极开路功能使能控制位
- Bit 4 (OD4): P64 引脚漏极开路功能使能控制位
- Bit 3: 未使用。
- Bit 2 (OD2): P62 引脚漏极开路功能使能控制位



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

- Bit 1 (OD1): P61 引脚漏极开路功能使能控制位
- Bit 0 (OD0): P60 引脚漏极开路功能使能控制位
- IOCC 为可读/写寄存器。

5.2.6 IOCD (上拉控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
--	--	/PH5	/PH4	-	/PH2	/PH1	/PH0

- Bit 7: 未使用 0: 使能内部上拉功能 1: 禁止内部上拉功能
- Bit 6: 未使用
- Bit 5 (/PH5): P65 引脚上拉功能使能控制位
- Bit 4 (/PH4): P64 引脚上拉功能使能控制位
- Bit 3: 未使用。
- Bit 2 (/PH2): P62 引脚上拉功能使能控制位
- Bit 1 (/PH1): P61 引脚上拉功能使能控制位
- Bit 0 (/PH0): P60 引脚上拉功能使能控制位
- IOCD 为可读/写寄存器。

5.2.7 IOCE (WDT 控制寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
WDTE	EIS	-	-	-	-	-	-

- Bit 7 (WDTE): 看门狗定时器使能控制位 0: 禁止 WDT. 1: 使能 WDT. WDTE 为可读/写位。
- Bit 6 (EIS): 定义 P60(/INT)引脚功能的控制位。
0: P60, 双向 I/O 引脚
1: /INT, 外部中断输入引脚。在此情况下, P60 引脚的 I/O 控制位(IOC6 的 bit 0)必须置为“1”。
当 EIS 位为“0”, /INT 通道被屏蔽。当 EIS 为“1”, /INT 引脚状态也可通过读 Port 6 (R6)寄存器的方式来读取。参考图 7。
- EIS 为可读/写位。
- Bit 5 ~ 0: 未使用。

5.2.8 IOCF (中断屏蔽寄存器)

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
-	-	-	-	-	EXIE	ICIE	TCIE

- Bit 7 ~ 3: 未使用。
各中断可通过设置 IOCF 寄存器的相应控制位为“1”使能。
全局中断可通过执行 ENI 指令使能, 通过执行 DISI 指令禁止。参考图 9。
- Bit 2 (EXIE): EXIF 中断使能位。 0: 禁止 EXIF 中断 1: 使能 EXIF 中断
- Bit 1 (ICIE): ICIF 中断使能位 0: 禁止 ICIF 中断 1: 使能 ICIF 中断
- Bit 0 (TCIE): TCIF 中断使能位 0: 禁止 TCIF 中断 1: 使能 TCIF 中断
- IOCF 为可读/写寄存器。

5.3. TCC/WDT 预分频器

TCC 和 WDT 共用一个由 8 位计数器构成的预分频器。在某一时刻, 预分频器只能分配给 WDT 和 TCC 两者之一。由 CONT 寄存器的 PAB 位设置预分频器的分配情况, PSR0~PSR2 设置预分频比。在 TCC 模式下, 每次向 TCC 寄存器写入值都会刷新 TCC 计数器。在 WDT 模式下, 看门



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

狗定时器由“WDTC”指令清零。图 5-4 描绘了 TCC/WDT 的电路图。

- R1 (TCC) 为 8 位定时器/计数器。TCC 时钟源可为内部时钟或外部时钟（由 TCC 引脚输入，触发沿可选择）。如果是内部时钟，每个指令周期 TCC 加 1（无预分频器）。由图 5 可知，指令周期是 2 个还是 4 个时钟周期由代买选择寄存器 CLKS 位决定。CLKS=0 则 $CLK=F_{osc}/2$, CLKS= Fosc/4.如果是外部时钟，则 TCC 由外部信号边沿触发。
- WDT 是一个自由运行的片内 RC 振荡器。当振荡驱动器关闭后，WDT 依然运行，如在休眠模式下即如此。WDT 溢出将引起复位（若 WDT 使能）。在正常工作下，WDT 可由软件设置 IOCE 寄存器的 WDTE 位来使能或禁止。在没有预分频情况下，WDT 溢出周期约为 18ms。

5.4. I/O 端口

I/O 端口 PORT6 均为双向三态 I/O 口。P6 口除了 P63 外都可由软件设置为内部上拉或漏极开路输出。P6 口具有输入状态变化中断（或唤醒）功能。P60~P62 可由软件设置为下拉。除 P63 外，各 I/O 引脚可由 I/O 控制寄存器设置为输入或输出。I/O 寄存器和 I/O 控制寄存器均可读写。I/O 接口电路如图 6、7、8。

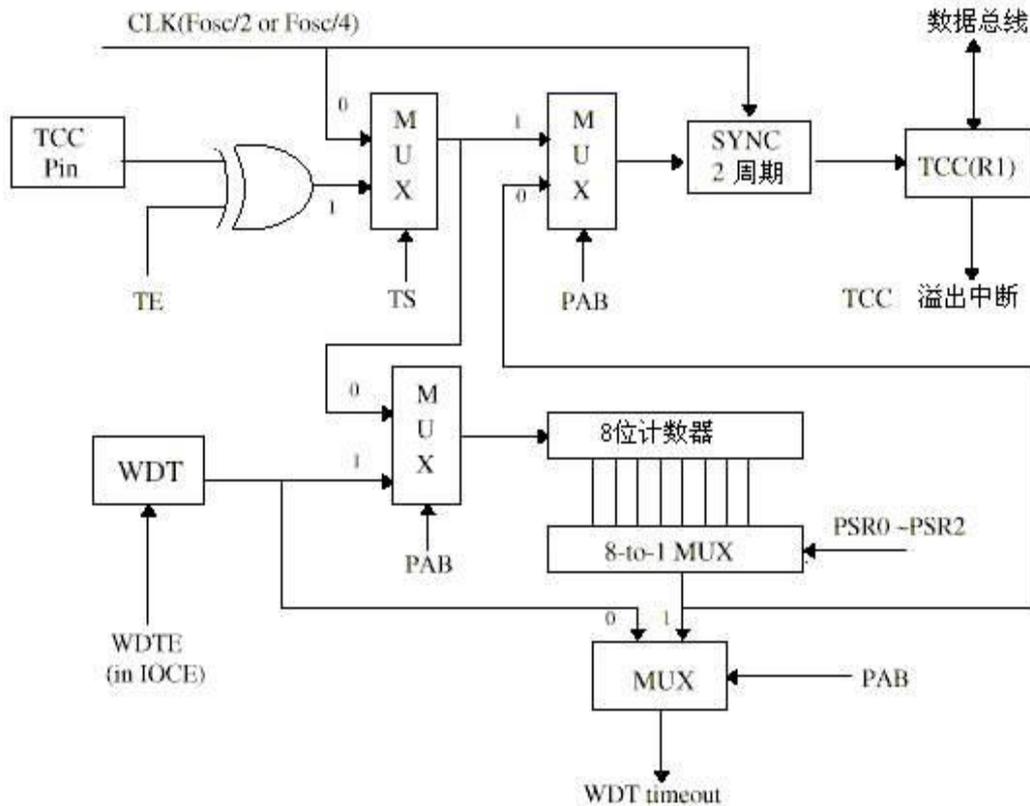
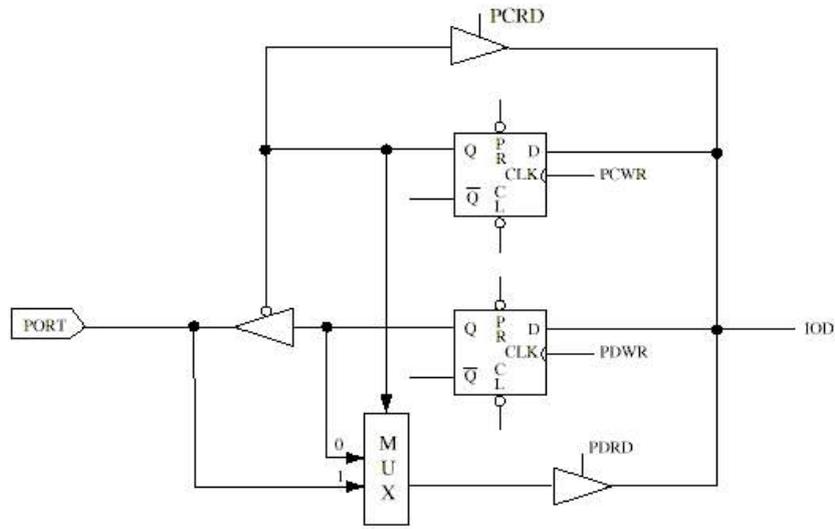
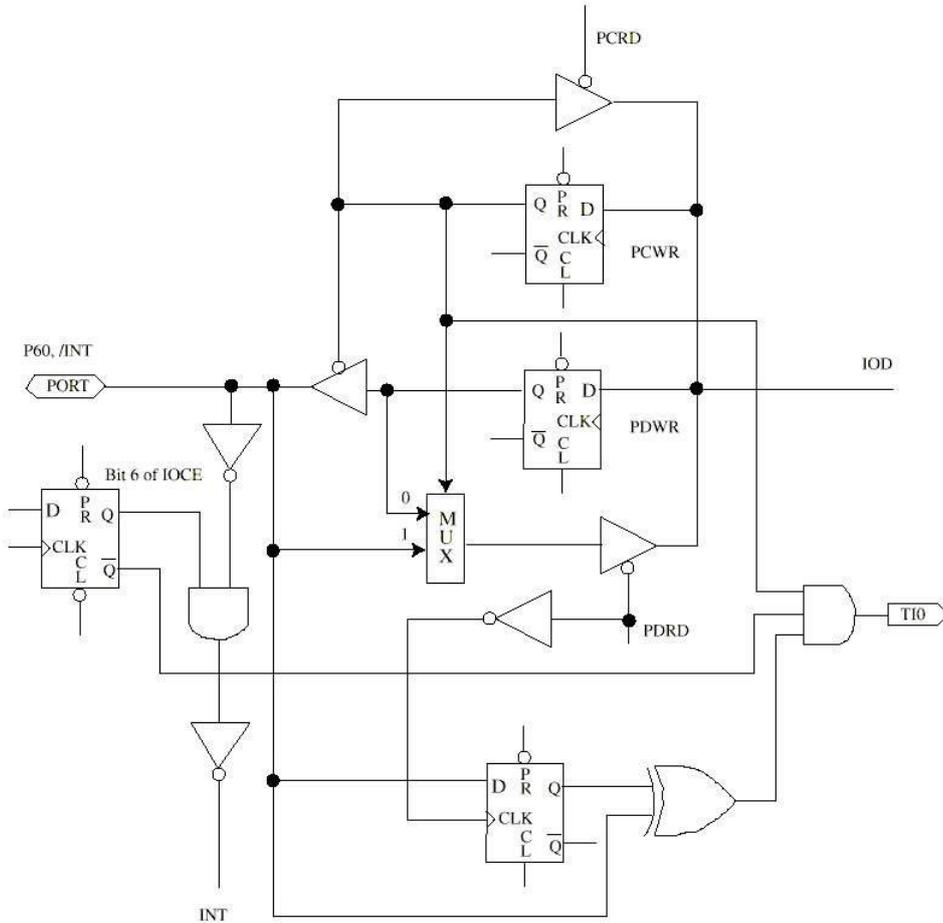


图5: TCC及WDT模块示意图



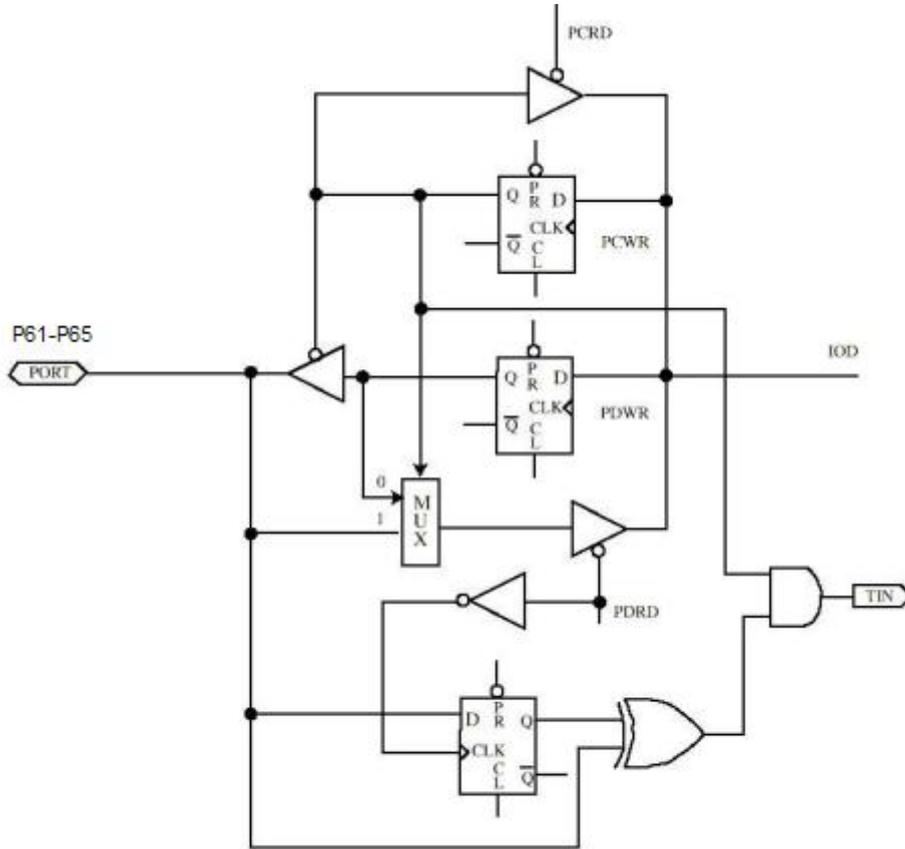
* 下拉电阻未标示

图6: 端口5 I/O端口及I/O控制寄存器电路



* 上(下)拉电阻和漏极开路未标示

图7: P60 (/INT) I/O端口及I/O控制寄存器电路



* 上(下)拉电阻和漏极开路未标示
图7: P61-P65 I/O端口及I/O控制寄存器电路

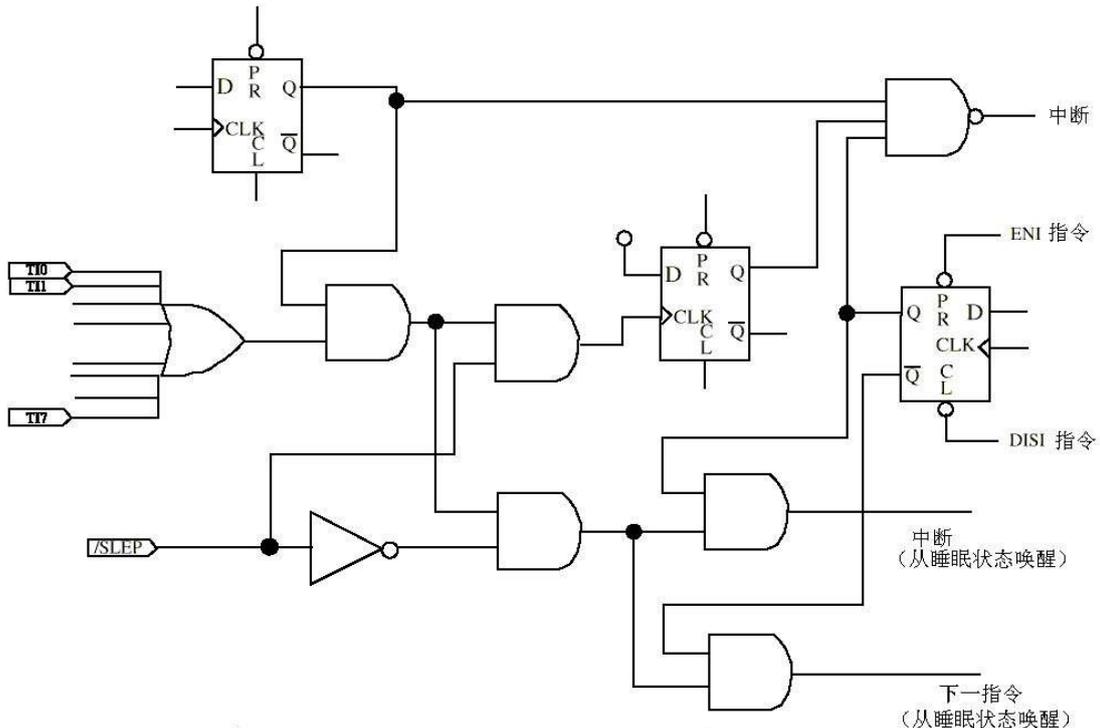


图9: 带有输入转换中断/唤醒功能的I/O端口6的模块图



表 1 Port 6 输入状态改变唤醒/中断功能的用法

Port6 输入状态改变唤醒/中断功能的用法	
(I) Port 6 输入状态改变触发唤醒	(II) Port 6 输入状态改变中断
(a) 休眠前	1.读 Port 6
1.禁止 WDT	2.执行“ENI”
2.读 Port 6	3.使能中断 (置 1I OCF.1)
3.执行“ENI”或“DISI”指令	4.如果 Port 6 输入状态改变 (中断)
4.使能中断 (置 1LOCF.1)	→中断向量 (008H)
5.执行“SLEP”指令	
(b)唤醒后	
1.如果“ENI”→中断向量 (008H)	
2.如果“DISI” →下一条指令	

5.5. 复位与唤醒

5.5.1 复位与唤醒功能

复位可由下面情况引发:

- (1) 上电复位
- (2) /RESET 引脚输入为低
- (3) WDT 溢出 (若 WDT 使能)

检测到复位状态后, 器件将保持在周期为大约 18ms² (振荡器起振时间周期) 的复位状态下。。一旦发生复位, 以下操作将被执行, 参考图 10.

- 振荡器运行或起振 (休眠模式下)。
- 程序计 (R2) 所有位都设置为“0”。
- 所有 I/O 端口引脚被配置为输入模式(高阻态)。
- 看门狗定时器和预分频器清零。
- 上电后, R3 寄存器的高 3 位清零。
- CONT 寄存器中, 除 Bit 6 (INT 标志位)外, 其它所有位都置为“1”。
- IOCB 寄存器的所有位置为“1”。
- IOCC 寄存器清零。
- IOCD 寄存器的所有位置为“1”。
- IOCE 寄存器的 Bit 7 置“1”, Bit 4 和 Bit 6 清零。
- RF 寄存器的 Bits 0~2 和 IOCF 寄存器的 bits 0~2 清零。

执行 SLEP 指令可进入休眠模式 (省电模式)。进入休眠模式时, WDT (若使能) 清 0 但继续运行.微控制器可被如下情况唤醒:

- A) /RESET 引脚的外部复位信号输入。
- B) WDT 溢出 (若使能)。
- C) PORT6 端口输入状态改变 (若使能)。

前两种情况引起 TC8P53 复位。R3 的 T、P 标志可用于确定复位源。第 3 种情况下唤醒后程序继续执行, 由中断状态来决定程序是否装入中断处理程序。如果在 SLEP 指令执行前执行 ENI 指令, 程序将从地址 0X08 处执行中断处理。如果在执行 SLEP 指令前执行 DISI 指令, 程序将从 SLEP 指令后继续执行。



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

进入休眠状态前，B、C 两种情况只有一种可被使能。即

- i. 如果休眼前 PORT6 输入唤醒使能，则 WDT 应由软件禁止(代码选择寄存器中 WDT 仍为使能)。因此，TC8P53 可被 A、C 两种情况唤醒。
- ii. 如果 WDT 使能，则 PORT6 输入唤醒应禁止。因此，TC8P53 可被 A、B 两种情况唤醒。

如果 PORT6 输入编号中断用于唤醒单片机，则如下指令在 SLEP 指令前执行：

```

MOV  A, @0BXX000110      ; 选择 TCC 内部时钟
CONTW
CLR  R1                  ; TCC 和预分频器清 0
MOV  A, @0BXXXX1110     ; 选择 WDT 预分频
CONTW
WDTC                      ; 清 WDT 和预分频器
MOV  A, @0B0XXXXXXX     ; WDT 禁止
IOW  RE
MOV  R6, R6              ; 读 PORT6 端口
MOV  A, @0B00000X1X     ; 使能 PORT6 输入变化中断
IOW  RF
ENI  (OR DISI)          ; 使能（或禁止）全局中断
SLEP                     ; 进入休眠模式

```

注意：

1. 从休眠模式唤醒后，WDT 被自动使能。所以在从休眠模式唤醒后，应该在程序中合理的定义 WDT 使能/禁止操作
2. 为防止在 Port 6 输入状态改变中断进入中断向量或被用作唤醒 MCU 时产生复位，WDT 预分频比必须设置为大于 1:1。

5.5.2. 寄存器初值总结

Address	Name	Reset Type	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
N/A	IOC5 (保留)	Bit Name	x	x	x	x	C53	C52	C51	C50
		Power-on	0	0	0	0	1	1	1	1
		/RESET and WDT	0	0	0	0	1	1	1	1
		Wake-up from Pin Changed	0	0	0	0	P	P	P	P
N/A	IOC6	Bit Name	C67	C66	C65	C64	C63	C62	C61	C60
		Power-on	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	1
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x05	P5 (保留)	Bit Name	X	X	X	X	P53	P52	P51	P50
		Power-on	1	1	1	1	1	1	1	1
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

0x06	P6	Bit Name	P67	P66	P65	P64	P63	P62	P61	P60
		Power-on	1	1	1	1	1	1	1	1
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
N/A	CONT	Bit Name	X	/INT	TS	TE	PAB	PSR2	PSR1	PSR0
		Power-on	0	0	1	1	1	1	1	1
		/RESET and WDT	0	0	1	1	1	1	1	1
		Wake-up from Pin Changed	0	P	P	P	P	P	P	P
0x00	R0(IAR)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x01	R1(TCC)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x02	R2(PC)	Bit Name	-	-	-	-	-	-	-	-
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	*P	*P	*P	*P	*P	*P	*P	*P
0x03	R3(SR)	Bit Name	RST	GP1	GP0	T	P	Z	DC	C
		Power-on	0	U	U	1	1	U	U	U
		/RESET and WDT	1	P	P	t	t	P	P	P
		Wake-up from Pin Changed	1	P	P	t	t	P	P	P
0x04	R4(RSR)	Bit Name	GP2	GP1	GP0	-	-	-	-	-
		Power-on	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x0F	RF(ISR)	Bit Name	X	X	X	X	X	EXIF	ICIF	TCIF
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

		Wake-up from Pin Changed	0	0	0	0	0	P	P	P
0x0B	IOCB	Bit Name	X	PD6	PD5	PD4	X	PD2	PD2	PD0
		Power-on	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1		1	1
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x0C	IOCC	Bit Name	OD7	OD6	OD5	OD4	X	OD2	OD1	OD0
		Power-on	0	0	0	0	0	0	0	0
		/RESET and WDT	0	0	0	0	0	0	0	0
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x0D	IOCD	Bit Name	/PH7	/PH6	/PH5	/PH4	X	/PH2	/PH1	/PH0
		Power-on	1	1	1	1	1	1	1	1
		/RESET and WDT	1	1	1	1	1	1	1	
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P
0x0E	IOCE	Bit Name	WDT C	EIS	X	X	X	X	X	X
		Power-on	1	0	1	1	1	1	1	1
		/RESET and WDT	1	0	1	1	1	1	1	1
		Wake-up from Pin Changed	P	P	1	1	1	1	1	1
0x0F	IOCF	Bit Name	X	X	X	X	X	EXIE	ICIE	TCIE
		Power-on	1	1	1	1	1	0	0	0
		/RESET and WDT	1	1	1	1	1	0	0	0
		Wake-up from Pin Changed	1	1	1	1	P	P	P	P
0x10~0x2F	R10~R2F	Bit Name	-	-	-	-	-	-	-	-
		Power-on	U	U	U	U	U	U	U	U
		/RESET and WDT	P	P	P	P	P	P	P	P
		Wake-up from Pin Changed	P	P	P	P	P	P	P	P

惯例: X: 未使用。 U: 未知或不用关心。 -: 未定义。 P: 复位前的值

* 参考下节表格(5.5.3 节)。

5.5.3 状态寄存器的 RST, T 和 P 的状态

复位可由以下事件引发:

1. 上电,
2. /RESET 引脚上的高-低-高信号脉冲。
3. 看门狗定时器溢出。

可用表 4 中的 RST、T 和 P 标志位的取值判断唤醒处理器的事件源。



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

表 5 显示了可能会影响 RST、T 和 P 标志位状态的事件。

表 2 复位后 RST、T 和 P 标志位的值

复位类型	RST	T	P
上电	0	1	1
正常模式下的/RESET 引脚信号引发复位	0	*P	*P
休眠模式下/RESET 引脚信号触发唤醒	0	1	0
正常模式下的 WDT 溢出复位	0	0	P
休眠模式下的 WDT 溢出唤醒	0	0	0
休眠模式下的引脚输入状态改变触发唤醒	1	1	0

*P: 复位前的值

表 3 事件发生后 RST、T 和 P 的状态

事件	RST	T	P
上电	0	1	1
WDTC 指令	*P	1	1
WDT 溢出	0	0	*P
SLEP 指令	*P	1	0
休眠模式下引脚状态改变触发唤醒	1	1	0

*P: 复位前的值

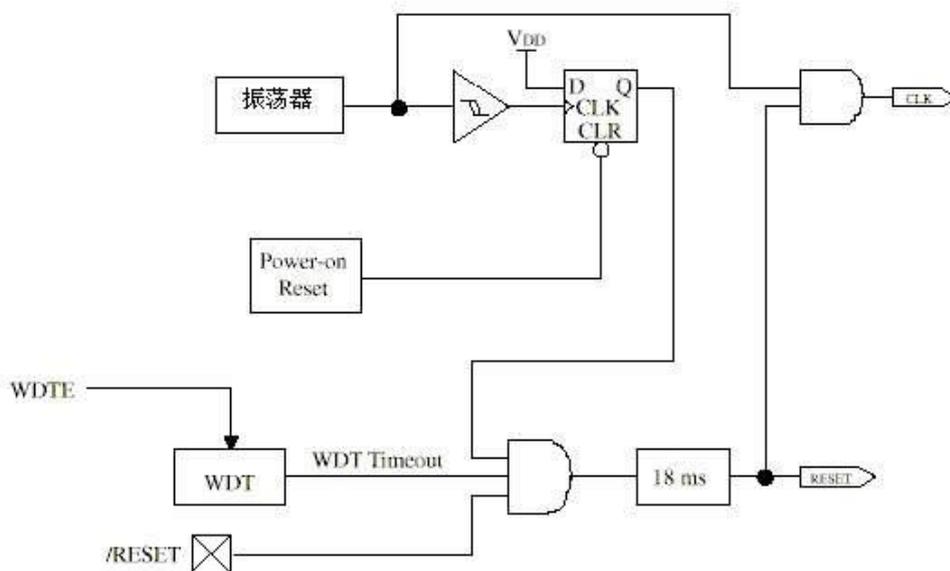


图 5-9 控制器复位结构图

5.6. 中断

TC8P53 有如下三种下降沿触发中断源：

- (1) TCC 溢出中断
- (2) Port 6 输入状态改变中断
- (3) 外部中断 [(P60, /INT) 引脚]



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

在使能 Port 6 输入状态改变中断前，读 Port 6 端口状态(例如: "MOV R6,R6")是必要的。当引脚状态改变时，Port 6 的每个引脚均具有此特性。但当引脚被配置为输出或 P60 引脚配置为/INT 时，相应引脚则失去此功能特性。当通过执行 SLEP 指令使控制器进入休眠模式前，Port 6 输入状态改变功能被使能，则 Port 6 输入状态改变中断可使 TC8P53 从休眠模式唤醒。器件唤醒后，如果全局中断被禁止，控制器将从 SLEP 指令的下一条指令处开始执行；如果全局中断被使能，控制器将跳转到中断向量 008H 处开始执行。

RF 寄存器是中断状态寄存器，它的相应标志位记录对应的中断请求。IOCF 寄存器是中断屏蔽寄存器。全局中断可通过执行 ENI 指令使能，通过执行 DISI 指令禁止。当产生某个中断（若使能），程序计数器将跳转到地址 008H 处。在中断服务子程序中，可通过查询 RF 寄存器的标志位的状态判断中断源。在离开中断服务子程序前，必须通过指令清除中断标志位，这样可避免中断嵌套。

当中断请求时，不管其相应中断屏蔽位的状态如何或者是否执行了 ENI 指令使能全局中断，中断状态寄存器 (RF) 中的相应标志位 (ICIF 位除外) 都将被置 1。注意，从 RF 寄存器读取的值是 RF 和 IOCF 的逻辑与的结果（参考图 5-10）。RETI 指令结束中断服务子程序并使能全局中断（执行 ENI）。

当中断是由外部中断源 INT 产生（若使能），程序计数器将会跳转到 001 地址处。

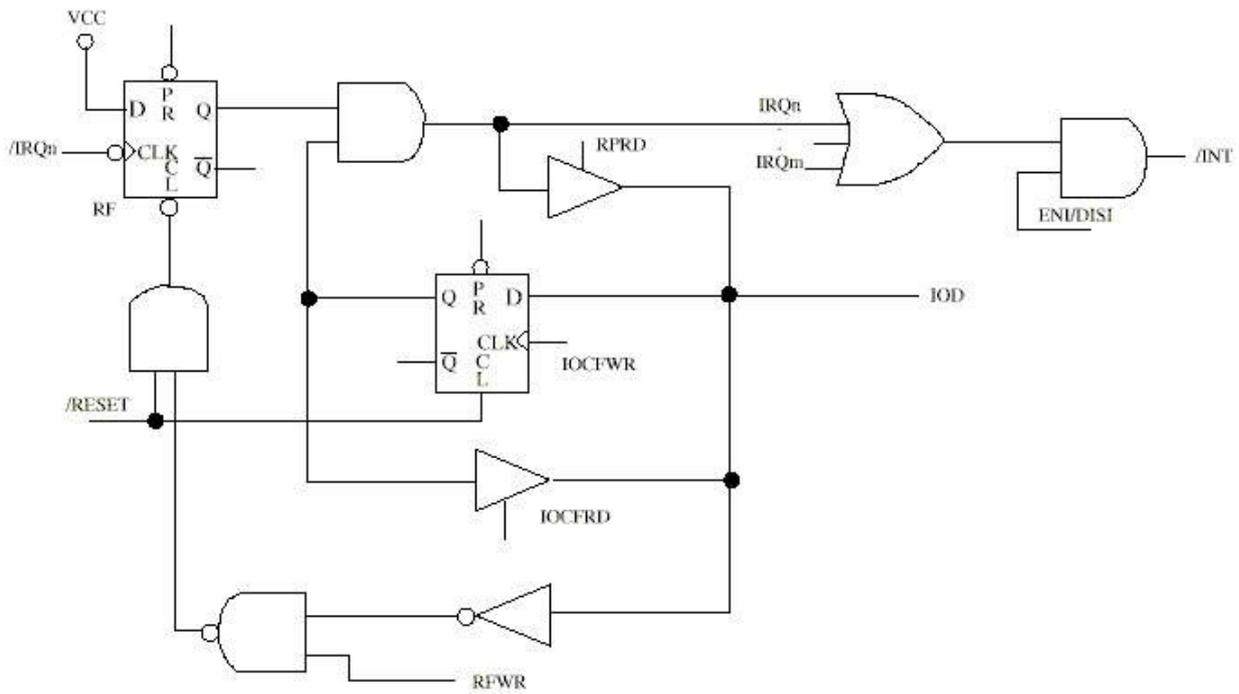


图 5-10 中断输入电路

5.7. 振荡器

5.7.1 振荡模式

TC8P53 可运行在四种不同的振荡模式下，即：内部 RC 振荡模式(IRC)、外部 RC 振荡模式(ERC)、高频晶振模式(HXT)和低频晶振模式(LXT)。用户可通过编程设置代码选项寄存器的 OSC1 和 OSC2 位选择某种振荡模式。下表显示了这四种模式的定义方式。

表 5-4 由 OSC 定义的振荡器模式

振荡模式	OSC1	OSC2
------	------	------



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

IRC (内部 RC 振荡器模式)	1	1
ERC (外部 RC 振荡器模式)	1	0
HXT (高频晶振模式)	0	1
LXT (低频晶振模式)	0	0

注: HXT 和 LXT 的系统频率临界点为 400kHz.

下表列出了晶体/谐振器在不同 VDD 条件下的最大工作频率。

表 5-5 最大工作频率总结

条 件	Vdd (V)	最高频率 (MHz)
1 个指令周期包含 2 个时钟周期	2.3	4.0
	3.0	8.0
	5.0	20.0

5.7.2 晶体振荡器/陶瓷谐振器 (XTAL)

TC8P53 可通过 OSCI 引脚输入的外部时钟信号驱动, 如下图所示。

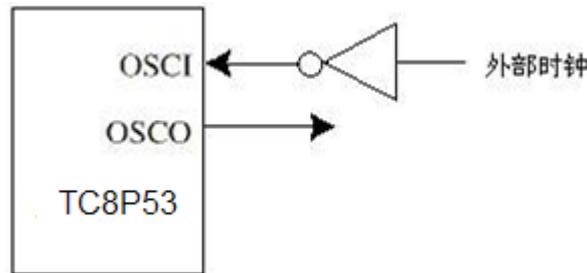


图 5-11 外部时钟输入电路

在大多数应用中, 引脚 OSO 和 OSCI 引脚通常连接一个晶体或陶瓷谐振器来产生振荡, 图 5-12 描绘了一个这样的电路。HXT 模式和 LXT 模式都是以此种方式产生振荡。

如图 5-12-1 在陶瓷振荡模式电路中必须在 OSCI 与 OSO 之间串接阻值 1MΩ 的电阻 R1.

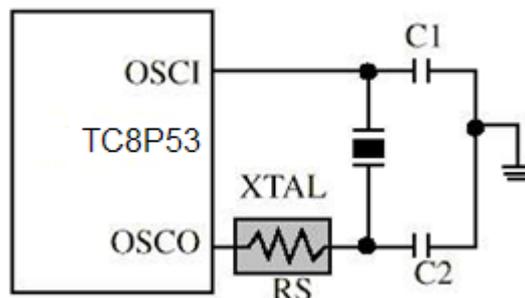


图 5-12 晶体谐振器电路

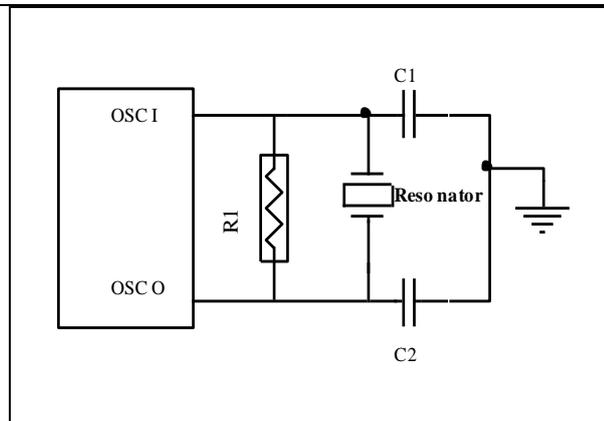


图 5-12-1 陶瓷谐振器电路

表 8 中提供了 C1 和 C2 的参考建议值。因为每个谐振器都有它自己的属性，用户应参考它的用户手册以选择合适的 C1 和 C2。对于 AT strip cut 型警惕或低频模式，可能需要一个串接电阻 RS。

表 5-6 晶体振荡器或陶瓷谐振器匹配电容选择指南

振荡模式	频率模式	频率	C1 (PF)	C2 (PF)
陶瓷谐振腔	HXT	455KHz	100~200	100~150
		2.0MHz	20~40	20~40
		4.0 MHz	10~30	10~30
晶体振荡器	LXT	32.768 KHz	25	15
		100 KHz	25	25
		200 KHz	25	25
	HXT	455 KHz	20~40	20~150
		1.0 MHz	15~30	15~30
		2.0 MHz	15	15
		3.0 MHz	15	15

注: C1 和 C2 值仅供参考

5.7.3 外部 RC 振荡模式

对于一些不需要精确计时的应用，RC 振荡器(图 5-13)提供了一种大幅节省成本的方案。然而，应该注意到，RC 振荡器的频率会受供电电压、电阻(Rext)、电容(Cext)甚至工作温度的影响。另外，因为生产过程的差异，一个器件的频率与另外一个器件的频率也会存在细微的差别。

为了维持在一个稳定的系统频率下，Cext 值应该大于 20 pF，Rext 值不高于 1 M。如果它们不在此范围内，系统频率很容易受噪声、湿度和漏电流的影响。

在 RC 振荡模式中，Rext 值越小，其振荡频率越快。相反，对一个非常小的 Rext 值，例如 1 K，振荡器将变得不稳定。因为 NMOS 不能及时的释放电容电荷。

基于以上原因，必须时刻牢记，供电电压、工作温度、RC 振荡器的元件特性、封装类型、PCB layout 等因素都会对系统频率产生影响。

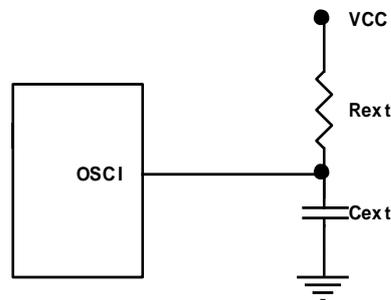


图 5-13 外部 RC 振荡模式电路

表 5-7 RC 振荡频率

电容	电阻	平均 Fosc 5V, 25 °C	平均 Fosc 3V, 25°C)
20PF	3.3K	3.92 MHz	3.63 MHz
	5.1K	2.67 MHz	2.6 MHz
	10K	1.4 MHz	1.4 MHz
	100K	150 KHz	156 KHz
100PF	3.3K	1.4 MHz	1.33 MHz
	5.1K	940 KHz	917 KHz
	10K	476 KHz	480 KHz
	100K	50 KHz	52 KHz
300PF	3.3K	595 KHz	570 KHz
	5.1K	400 KHz	384 KHz
	10K	200 KHz	203 KHz
	100K	20.9 KHz	20 KHz

注：¹: 数据在 DIP 封装类型上测量

²: 以上数据仅用作设计参考

³: 频率偏移为±30%.

5.7.4 内部 RC 振荡模式

TC8P53 提供了种通用的内部 RC 模式其默认频率为 4MHz。内部 RC 振荡模式还有其它频率值:8MHz、1MHz 和 455KHz, 可通过编程设置代码选项位 RCM1 和 RCM0 选择内部 RC 振荡模式的四个频率值。这四个主频均可通过编程代码选项位 CAL0~CAL2 进行校准。表 5-8 描述了 TC8P53 随供电电压、温度和制程变化的内部 RC 频率偏移率。

表 5-8 内部 RC 频率偏移率(Ta=25°C , VDD=5 V± 5%, VSS=0V)



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

内部 RC	偏移率			
	温度 (0°C~70°C)	电压 (2.3V~5.5V)	制程	总计
8MHz	±3%	±5%	±10%	±18%
4 MHz	±3%	±5%	±10%	±13%
1 MHz	±3%	±5%	±10%	±18%
455KHz	±3%	±5%	±10%	±18%

注：以上数据为理论值，仅用作设计参考。实际值可能随实际支出而有所不同。

5.8 代码选项寄存器

TC8P53 有一个代码选项字，它不位于用户程序存储空间。在执行用户程序时，这些位不可被存取。

代码选项寄存器和用户 ID 寄存器组织如下：

Word0	Word1	Word2
Bit12~ Bit0	Bit1~ Bit0	Bit12~ Bit0

5.8.1 代码选项寄存器(Word 0)

Word0												
Bit 12	Bit 11	Bit 10	Bit 9	Bit 8	Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0
RESET	/ENWDT	CLK	OSC1	OSC2	CS	SUT1	SUT0	TYPE	RCOUT	C2	C1	C0

Bit 12 (/RESET): 定义引脚 7 为复位引脚

0: 使能/RESET

1: 禁止/RESET

Bit 11 (/ENWDT): 看门狗定时器使能位 0: 使能 1: 禁止

注意：当应用 port 6 引脚状态变化唤醒功能时，此位必须使能，但 WDTE 位(IOCE 寄存器的 bit 6)必须禁止。

Bit 10 (CLKS): 指令周期选择位 0: 两个振荡周期 1: 四个振荡周期

Bit 9 and Bit 8 (OSC1 and OSC0): 振荡模式选择位

表 5-9 由 OSC1 和 OSC0 定义的振荡模式

振荡模式	OSC1	OSC2
IRC (内部 RC 振荡器模式)	1	1
ERC (外部 RC 振荡器模式)	1	0
HXT (高频 XTAL 振荡器模式)	0	1
LXT (低频 XTAL 振荡器模式)	0	0

注: HXT 和 LXT 系统频率的临界点为 400kHz.

Bit 7 (CS): 代码保护位 0: 开启保护 1: 关闭保护

Bit 6 与 Bit 5 (SUT1 and SUT0): 器件启动时间选择位

表 5-10 器件启动时间选择位

SUT1	SUT0	*启动时间
------	------	-------



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

1	1	18ms
1	0	4.5 ms
0	1	288 ms
0	0	72ms

* 表中数据为理论值, 仅供参考

Bit 4 (Type):TC8P53 器件类型选择位

类型	系列
0	TC8P53
1	X

Bit 3 (RCOUT): P64/OSCO 复用引脚用作振荡输出或 I/O 端口选择位

RCOUT	引脚功能
0	P64
1	OSCO

Bit 2, Bit 1 和 Bit 0 (C2, C1, C 0): 内部 RC 模式频率校准位

C2,C1,C0 必须设置为“1”。

代码选项寄存器 (Word 1)

WORD1	
Bit1	Bit0
RCM1	RCM0

Bit 1, and Bit 0 (RCM1, RCM0): RC 模式选择位

RCM1	RCM0	*频率 (MHz)
1	1	4
1	0	8
0	1	1
0	0	455KHz

用户 ID 寄存器 (Word 2)

Bit12~ Bit0
XXXXXXXXXXXX

Bit 12~ 0: 用户的 ID 代码

5.9 上电探讨

在供电电压达到稳定状态前, 任何微控制器都不能确保正常工作。在用户应用中, 当电源关闭, Vdd 在电源再次开启前, 必须降到 1.8V 以下并保持 在关断状态大约 10us。这样 TC8P53 将会复位并正常工作。如果 Vdd 上升得非常快(50 ms 或更少), 额外的外部复位电路将工作的非常好。但是在涉及到关键应用的大多数情况下, 可能需要额外的器件来辅助解决上电问题。

5.10 编程设置振荡器启动时间

代码选项字中的 SUT0 和 SUT1 可定义振荡器的启动时间。理论上, 启动时间范围在 4.5ms 到 72ms。



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

对于大多振器，工作频率越低，所需的启动时间越长。表 12 显示了振荡器启动时间值。

5.11 外部上电复位电路

下图提供了一个利用外部 RC 电路产生复位脉冲的电路。脉冲宽度(时间常数)应该足够长以使 Vdd 达到最低工作电压。此电路用在供电电压上升很慢的情况。因为 /RESET 引脚的漏电流大约为 ± 5 mA，因此建议 R 值不要大于 40 K Ω 。此时，/RESET 引脚电压保持在 0.2V 以下。二极管(D)在掉电时作为短路回路。电容 C 将快速充分放电。限流电阻 Rin 可防止高电流或 ESD（静电释放）灌入 /RESET 引脚。

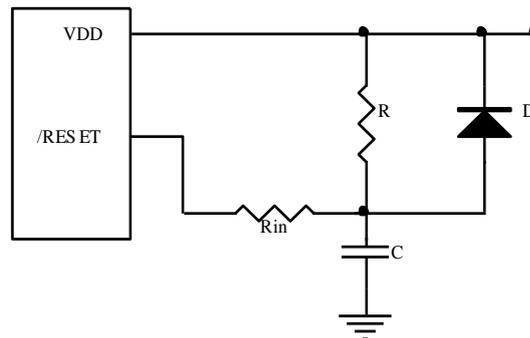


图 5-14 外部上电复位电路

5.12 残留电压保护

更换电池时，器件电源(Vdd)关断，但仍会存在残留电压。残留电压可能会掉到低于最小工作电压 Vdd，但不为零。此条件可能触发一个不良上电复位。下面两图显示了怎样为 TC8P53 简历残留电压保护电路。

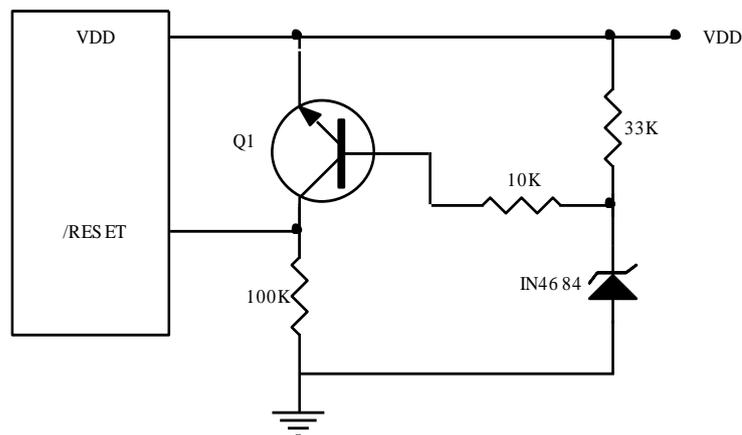


图 5-15 残留电压保护电路 1

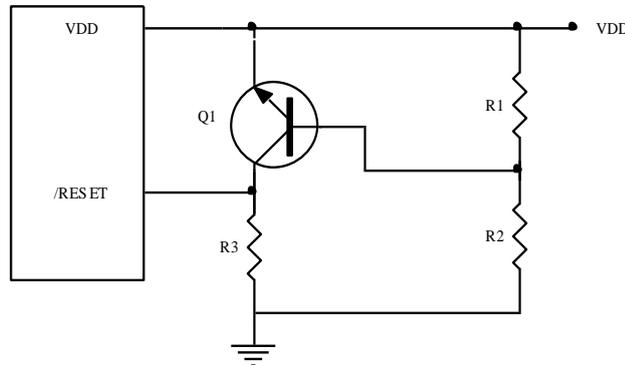


图 5-16 残留电压保护电路 2

注: * 图 5-15 和 图 5-16 所示电路在设计上应该保证 /RESET 引脚电压高于 $V_{IH}(\min)$ 。

5.13 指令集

指令集中的每条指令均是 13 位。指令分为一个操作码和一个或多个操作。一般情况下, 除非指令的执行改变了程序计数器的值("MOV R2,A", "ADD R2,A")或者对 R2 的算术或逻辑操作 (例如. "SUB R2,A", "BS (C) R2,6", "CLR R2",.....), 否则执行所有的指令都只占用单个指令周期 (一个指令周期包含 2 个振荡周期)。对于前面两种特殊的指令, 执行指令需要两个指令周期。

如果由于某种原因, 指令周期不适合特定应用, 可尝试做如下修改:

(A) 改变指令周期为包含 4 个振荡周期。

(B) 在两个指令周期内执行, "JMP", "CALL", "RET", "RETL", "RETI"或条件测试结果为“真”的条件转移指令 ("JBS", "JBC", "JZ", "JZA", "DJZ", "DJZA")和向程序计数器写入的指令的执行均占用两个指令周期。

事件(A) 可通过设置代码选项位——CLK 来选择, 如果 CLK 为“0”, 则一个指令周期包含两个振荡周期; 如果 CLK 为“1”, 则一个指令周期包含 4 个振荡周期。

注意: 一旦在事件(A)中选择一个指令周期包含 4 个振荡周期, TCC 的内部时钟源应为 $CLK = F_{osc}/4$, 而不是图 5 所示的 $F_{osc}/2$ 。

另外, 指令集具有如下特性:

(1) 任何寄存器的每个位都可被置 1、清零或直接测试。

(2) I/O 寄存器可被当作通用寄存器。也就是, 相同的指令可操作 I/O 寄存器。

符号“R”表示一个寄存器指示符, 用来指定指令操作哪个寄存器 (包括操作寄存器和通用寄存器)。“b”表示一个位指示符, 指定位于 R 寄存器中会影响操作的位。“K”代表一个 8 位或 10 位常数或立即数。

二进制指令	十六进制	助记符	操作	受影响标志位
0 0000 0000 0000	0000	NOP	空操作	无
0 0000 0000 0001	0001	DAA	A 累加器十进制调整	C
0 0000 0000 0010	0002	CONTW	A→CONT	无
0 0000 0000 0011	0003	SLEP	0→WDT, 振荡器停振	T,P
0 0000 0000 0100	0004	WDTC	0→WDT	T,P
0 0000 0000 rrrr	000r	IOWR	A→IOCR	无 ¹
0 0000 0001 0000	0010	ENI	使能全局中断	无
0 0000 0001 0001	0011	DISI	禁止全局中断	无



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

0	0000	0001	0010	0012	RET	[栈顶] → PC	无
0	0000	0001	0011	0013	RETI	栈顶] → PC, 使能全局中断	无
0	0000	0001	0100	0014	CONTR	CONT → A	无
0	0000	0001	rrrr	001r	IOR R	IOCR → A	无 ¹
0	0000	01rr	rrrr	00rr	MOV R,A	A → R	无
0	0000	1000	0000	0080	CLAR	0 → A	Z
0	0001	11rr	rrrr	00rr	CLR R	0 → R	Z
0	0001	00rr	rrrr	01rr	SUB A,R	R-A → A	Z,C,DC
0	0001	01rr	rrrr	01rr	SUB R,A	R-A → R	Z,C,DC
0	0001	10rr	rrrr	01rr	DECA R	R-1 → A	Z
0	0001	11rr	rrrr	01rr	DEC R	R-1 → R	Z
0	0010	00rr	rrrr	02rr	OR A,R	A → VR → A	Z
0	0010	01rr	rrrr	02rr	OR R,A	A → VR → R	Z
0	0010	10rr	rrrr	02rr	AND A,R	A & R → A	Z
0	0010	11rr	rrrr	02rr	AND R,A	A & R → R	
0	0011	00rr	rrrr	03rr	XOR A,R	A ⊕ R → A	Z
0	0011	01rr	rrrr	03rr	XOR R,A	A ⊕ R → R	Z
0	0011	10rr	rrrr	03rr	ADD A,R	A + R → A	Z,C,DC
0	0011	11rr	rrrr	03rr	ADD R,A	A + R → R	Z,C,DC
0	0100	00rr	rrrr	04rr	MOV A,R	R → A	Z
0	0100	01rr	rrrr	04rr	MOV R,R	R → R	Z
0	0100	10rr	rrrr	04rr	COMA R	/R → A	Z
0	0100	11rr	rrrr	04rr	COM R	/R → R	Z
0	0101	00rr	rrrr	05rr	INCA R	R+1 → A	Z
0	0101	01rr	rrrr	05rr	INC R	R+1 → R	Z
0	0101	10rr	rrrr	05rr	DJZA R	R-1 → A, 值为零则跳过下条指令	无
0	0101	11rr	rrrr	05rr	DJZ R	R-1 → R, 值为零则跳过下条指令	无
0	0110	00rr	rrrr	06rr	RRCAR	R(n) → A(n-1), R(0) → C, C → A(7)	C
0	0110	01rr	rrrr	06rr	RRC R	R(n) → R(n-1), R(0) → C, C → R(7)	C
0	0110	10rr	rrrr	06rr	RLCAR	R(n) → A(n+1), R(7) → C, C → A(0)	C
0	0110	11rr	rrrr	06rr	RLC R	R(n) → R(n+1), R(7) → C, C → R(0)	C
0	0111	00rr	rrrr	07rr	SWAPA R	R(0-3) → A(4-7), R(4-7) → A(0-3)	无
0	0111	01rr	rrrr	07rr	SWAP R	R(0-3) ↔ R(4-7)	无
0	0111	10rr	rrrr	07rr	JZA R	R+1 → A, 值为零则跳过下条指令	无
0	0111	11rr	rrrr	07rr	JZ R	R+1 → R, 值为零则跳过下条指令	无
0	100b	bbrr	rrrr	0xxx	BC R,b	0 → R(b)	无 ²
0	101b	bbrr	rrrr	0xxx	BS R,b	1 → R(b)	无 ³
0	110b	bbrr	rrrr	0xxx	JBC R,b	如果 R(b)=0, 跳过下条指令	无
0	111b	bbrr	rrrr	0xxx	JBS R,b	如果 R(b)=1, 跳过下条指令	无
1	00kk	kkkk	kkkk	1kkk	CALL k	PC+1 → [SP], (Page, k) → PC	无



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

1	01kk	kkkk	kkkk	1kkk	JMP k	(Page, k) →PC	无
1	1000	kkkk	kkkk	18kk	MOV A,k	k→A	无
1	1001	kkkk	kkkk	19kk	OR A,k	A ∨ k→A	Z
1	1010	kkkk	kkkk	1Akk	AND A,k	A & k→A	Z
1	1011	kkkk	kkkk	1Bkk	XOR A,k	A ⊕ k→A	Z
1	1100	kkkk	kkkk	1Ckk	RETL k	k→A,[栈顶] →PC	无
1	1101	kkkk	kkkk	1Dkk	SUB A,k	k-A→A	Z,C,DC
1	1110	0000	0001	1E01	INT	PC+1→[SP],001H→PC	无
1	1111	kkkk	kkkk	1Fkk	ADD A,k	k+A→A	Z,C,DC

注: ¹ 此指令仅适用于 IOC5~IOC6, IOCB ~ IOCF

² 指令不建议用于操作 RF 寄存器

³ 此指令不能操作 RF 寄存器

6. 最大绝对值

项目	范围
温度范围	0°C 到 70°C
存储温度	-65°C 到 150°C
输入电压	-0.3V 到 +6.0V
输出电压	-0.3V 到 +6.0V

7. 电气特性

7.1. 直流电气特性 (Ta=0°C~70°C, VDD=5.0V±5%, VSS=0V)

符号	参数	条件	最小值	典型值	最大值	单位
Fxt	XTAL: VDD 到 2.3V	1 条指令周期为 2 个时钟周期	DC		4.0	MHz
Fxt	XTAL: VDD 到 3V	1 条指令周期为 2 个时钟周期	DC		8.0	MHz
Fxt	XTAL: VDD 到 5V	1 条指令周期为 2 个时钟周期	DC		20.0	MHz
ERC	RC: VDD 到 5V	R: 5K, C: 39 pF	F-30%	1500	F+30%	KHz
IIL	输入引脚输入漏电流	VIN = VDD, VSS			±1	μA
VIHI	输入高电压(VDD=5.0V)	Ports 5, 6	2.0			V
VILI	输入低电压(VDD=5.0V)	Ports 5, 6			0.8	V
VIHTI	输入高临界电压(VDD=5.0V)	/RESET, TCC (施密特触发)	2.0			V
VILTI	输入低临界电压(VDD=5.0V)	/RESET, TCC (施密特触发)			0.8	V
VIHXI	时钟输入高电压(VDD=5.0V)	OSCI	2.5			V
VILXI	时钟输入低电压(VDD=5.0V)	OSCI			1.0	V
VIH2	输入高电压(VDD=3.0V)	Ports 5, 6	1.5			V



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

VIL2	输入低电压(VDD=3.0V)	Ports 5, 6			0.4	V
VIHT2	输入高临界电压(VDD=3.0V)	/RESET, TCC (施密特触发)	1.5			V
VILT2	输入低临界电压(VDD=3.0V)	/RESET, TCC (施密特触发)			0.4	V
VIHX2	时钟输入高电压 (VDD=3.0V)	OSCI	1.5			V
VILX2	时钟输入低电压(VDD=3.0V)	OSCI			0.6	V
VOH1	输出高电压(Ports 6) (P60~P63, 为施密特触发)	IOH = -12.0 mA	2.4			V
VOL1	输出低电压 (P60~P63), (P60~P63 为施密特触发)	IOL = 12.0 mA			0.4	V
VOL2	输出低电压(P64,P65)	IOL = 16.0 mA	0	0	0.4	V
IPH	上拉电流	激活上拉, 输入引脚接 VSS	-50	-100	-240	mA
IPD	下拉电流	激活下拉, 输入引脚接 VDD	20	50	120	μA
ISB1	省电电流	所有输入引脚和 I/O 引脚接 VDD,输出引脚悬空,WDT 禁止			1	μA
ISB2	省电电流	所有输入引脚和 I/O 引脚接 VDD,输出引脚悬空,WDT 使能			10	μA
ICC1	工作供电电流(VDD=3V) 在 2 个 CLKS	/RESET= '高', Fosc=32KHz (晶振类型,CLKS="0"), 输出引脚悬空, WDT 禁止	15	15	30	μA
ICC2	工作供电电流(VDD=3V) 在 2 个 CLKS	/RESET= '高', Fosc=32KHz (晶振类型,CLKS="0"), 输出引脚悬空, WDT 使能		19	35	μA
ICC3	工作供电电流(VDD=5.0V) 在 2 个 CLKS	/RESET= '高', Fosc=4MHz (晶振类型, CLKs="0"), 输出引脚悬空			2.0	mA
ICC4	工作供电电流(VDD=5.0V) 在 2 个 CLKS	/RESET= '高', Fosc=10MHz ICC4 (晶振类型, CLKs="0"), 输出引脚悬空			4.0	mA

注:* 这些参数为特性值并已经过测试。

7.2 交流电气特性(Ta=0 °C ~ 70°C, VDD=5V ±5%, VSS=0V)

符号	参数	条件	最小值	典型值	最大值	单位
Dclk	输入时钟的占空比		45	50	55	%
Tins	指令周期 (CLKS="0")	晶振类型	100		DC	ns
		RC 类型	500		DC	ns
Ttcc	TCC 输入时间周期		(Tins+20)/N*			ns
Tdrh	器件复位持续时间	Ta = 25°C TXAL,SUT1,SUT0=1,1	17.6-30%	17.6	17.6+30%	ns
Trst	/RESET 脉冲宽度	Ta = 25°C	2000			ns
Twdt1	看门狗定时器时间周期	Ta = 25°C SUT1,SUT0=1,1	17.6-30%	17.6	17.6+30%	ms



TC8P53 (文件编号: S&CIC1051)

8 位 OTP ROM 微控制器

Twdt2	看门狗定时器时间周期	Ta = 25°C SUT1,SUT0=1,0	4.5-30%	4.5	4.5+30%	ms
Twdt3	看门狗定时器时间周期	Ta = 25°C SUT1,SUT0=0,1	288-30%	288	288+30%	ms
Twdt4	看门狗定时器时间周期	Ta = 25°C SUT1,SUT0=0, 0	72-30%	72	72+30%	ms
Tset	输入引脚启动时间			0		ns
Thold	输入引脚保持时间			20		ns
Tdelay	输出引脚延迟时间	Cload=20pF		50		ns

注: 这些参数为理论值, 未经测试

看门狗定时器的持续时间有代码选项(Bit 6, Bit 5)定义

*N = 所选预分频比

*Twdt1: 代码选项字(SUT1,SUT0)用于定义振荡器启动时间。在晶振模式下, WDT 溢出周期等于启动时间(18ms)。

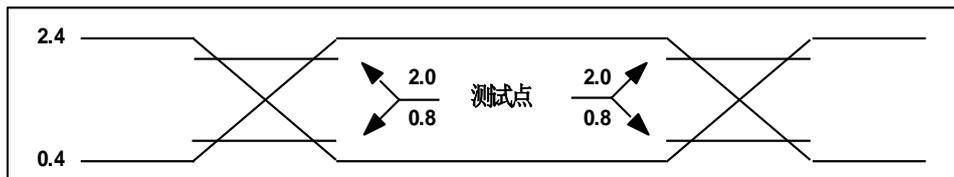
*Twdt2: 代码选项字(SUT1,SUT0)用于定义振荡器启动时间。在晶振模式下, WDT 溢出周期等于启动时间(4.5ms)。

*Twdt3: 代码选项字(SUT1,SUT0)用于定义振荡器启动时间。在晶振模式下, WDT 溢出周期等于启动时间(288ms)。

*Twdt4: 代码选项字(SUT1,SUT0)用于定义振荡器启动时间。在晶振模式下, WDT 溢出周期等于启动时间(72ms)。

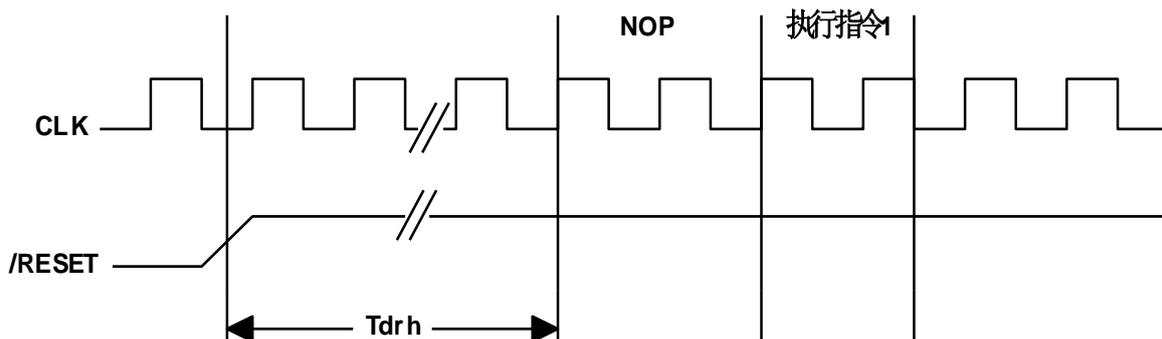
8. 时序图

AC 测试输入/输出波形



AC 测试: 输入为 2.4V 代表逻辑“1”, 0.4V 代表逻辑“0”。时序测量以 2.0V 代表逻辑“1”, 0.8V 代表“0”。

RESET 时序 (CLK=“0”)





TCC 输入时序 (CLKS="0")

